

PATENT



Docket No. 807-007

0300

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s) : Ohira et al.
Serial No. : TBA 09771733
Filed : January 29, 2001
For : A METHOD FOR ENCODING/DECODING ERROR CORRECTING CODE...

CERTIFICATE OF MAILING (37 C.F.R. 1.8a)

HON. COMMISSIONER OF PATENTS AND TRADEMARKS
Washington, D.C. 20231

Sir:

I hereby certify that the attached Certified copy of Patent Application and Return Postcard along with any paper(s) referred to as being attached or enclosed and this Certificate of Mailing are being deposited with the United States Postal Service on the date shown below with sufficient postage as first-class mail in an envelope addressed to the: Commissioner of Patents and Trademarks, Washington, D.C. 20231.

Respectfully submitted,

SOFER & HAROUN, L.L.P.

By: Ester Aronova
Ester Aronova

Date: 1/30/01

Mailing Address:

SOFER & HAROUN, L.L.P.
342 Madison Avenue, Suite 1921
New York, New York 10173
Tel:(212)697-2800
Fax:(212)697-3004

RECEIVED
MAY 14 2001
OIPE/JCWS



日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 6月 9日

出 願 番 号

Application Number:

特願2000-179377

出 願 人

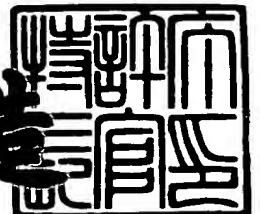
Applicant (s):

株式会社日立製作所

2001年 1月12日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3111046

【書類名】 特許願

【整理番号】 K00004741

【提出日】 平成12年 6月 9日

【あて先】 特許庁長官殿

【国際特許分類】 H04L 1/00
H04B 10/12
H04B 15/00

【請求項の数】 45

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区戸塚町 2 1 6 番地 株式会社日立
製作所 通信事業部内

【氏名】 大平 昌輝

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区戸塚町 2 1 6 番地 株式会社日立
製作所 通信事業部内

【氏名】 高取 正浩

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区戸塚町 2 1 6 番地 株式会社日立
製作所 通信事業部内

【氏名】 森 隆

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 エラー訂正符号の構成方法、復号方法、伝送装置、ネットワーク

【特許請求の範囲】

【請求項 1】

一定のビットレートを有するクライアント信号をエラー訂正符号化するエラー訂正符号の構成方法であって、

前記クライアント信号を連続する A ビット毎に B 個の系統に並列化することを順次繰り返して、B 個の並列化クライアント信号とするステップと、

前記 B 個の並列化クライアント信号の各々を C ビット毎に区切って B 個の並列化クライアントブロックとするステップと、

前記 B 個の並列化クライアントブロックの各々のビットレートを D 倍に増加して、長さを C ビットから E ビットに増加して B 個の外符号サブブロックとするステップと、

前記 B 個の外符号サブブロックの各々の時系列で第 2 ビット目から第 (C + 1) ビット目までに前記並列化クライアントブロックの情報を配置し、第 1 ビット目と、第 (C + 2) ビット目から第 E ビット目までをビットレート増加で創出した空エリアとし、前記空エリアのうち、第 1 ビット目をオーバーヘッドエリアとし、第 (C + 2) ビット目から第 E ビット目までのエリアを外符号用チェックビットエリアとするステップと、

前記 B 個の外符号サブブロックの各々に対して独立に外符号 A による符号化を行い、そのチェックビットを前記外符号用チェックビットエリア内に配置して、B 個の外符号化サブブロックとするステップと、

前記 B 個の外符号化サブブロックに、これと同一の長さを有する F 個の空ブロックを追加して合計 G 個の中間サブブロックとするステップと、

前記 F 個の空ブロックのエリアを内符号用チェックビットエリアとするステップと、

前記 G 個の中間サブブロックの各々を、H ビットずつに区切り、区切られた H ビットを前記 G 個の中間サブブロック分纏めたものを 1 個の内符号サブブロック

とするステップと、

前記 G 個の中間サブブロックを J 個の前記内符号サブブロックに区切りなおすステップと、

前記 J 個の内符号サブブロックの各々に対して独立に内符号 Ψ による符号化を行い、そのチェックビットを前記内符号用チェックビットエリア内に配置して、J 個の内符号化サブブロックとするステップと、

前記オーバーヘッドエリア内に、前記外符号化サブブロックと前記内符号化サブブロックの開始位置を示すフレーミングパターンと、ネットワークの OAM & P 用の複数の情報を挿入するステップと、

前記 J 個の内符号化サブブロックを 1 個の内符号化ブロックとみなすステップと、

前記内符号化ブロックに所定のスクランブルを施してスクランブル化内符号化ブロックとするステップと、

前記スクランブル化内符号化ブロックの G 個の並列信号の各々から、連続する L ビット毎にインターリーブを行って、ビットレートが前記クライアント信号の $(D \times G \div B)$ 倍の 1 個のシリアルなスーパー FEC 信号とするステップとを有することを特徴とし、

前記の A, B, C, E, F, G, H, J, L を所定の整数値とし、前記の D を所定の値とするエラー訂正符号の構成方法。

【請求項 2】

一定のビットレートを有するクライアント信号をエラー訂正符号化するエラー訂正符号の構成方法であって、

前記クライアント信号を連続する A ビット毎に B 個の系統に並列化することを順次繰り返して、B 個の並列化クライアント信号とするステップと、

前記 B 個の並列化クライアント信号の各々を C ビット毎に区切って B 個の並列化クライアントブロックとするステップと、

前記 B 個の並列化クライアントブロックの各々のビットレートを D 倍に増加して、長さを C ビットから E ビットに増加して B 個の外符号サブブロックとするステップと、

前記B個の外符号サブブロックの各々の時系列で第2ビット目から第(C+1)ビット目までに前記並列化クライアントブロックの情報を配置し、第1ビット目と、第(C+2)ビット目から第Eビット目までをビットレート増加で創出した空エリアとし、前記空エリアのうち、第1ビット目をオーバーヘッドエリアとし、第(C+2)ビット目から第Eビット目までのエリアを外符号用チェックビットエリアとするステップと、

前記B個の外符号サブブロックの各々に対して独立に外符号 Λ による符号化を行い、そのチェックビットを前記外符号用チェックビットエリア内に配置して、B個の外符号化サブブロックとするステップと、

前記B個の外符号化サブブロックの各々のビットレートをR倍に増加して、B個の中間サブブロックとするステップと、

前記B個の中間サブブロックの各々の連続するPビット分の内符号情報エリア毎に、ビットレート増加で創出した空エリアを連続してQビット分配置し、前記の内符号情報エリア内に前記外符号化サブブロックの情報を配置し、前記Qビット分の空エリアを内符号用チェックビットエリアとするステップと、

前記B個の中間サブブロックの各々を、前記内符号情報エリアと前記内符号用チェックビットエリアに相当する(P+Q)ビット毎に区切り、区切られた(P+Q)ビットを前記B個の中間サブブロック分纏めたものを1個の内符号サブブロックとするステップと、

前記B個の中間サブブロックをJ個の前記内符号サブブロックに区切りなおすステップと、

前記J個の内符号サブブロックの各々に対して独立に内符号 Ψ による符号化を行い、そのチェックビットを前記内符号用チェックビットエリア内に配置して、J個の内符号化サブブロックとするステップと、

前記オーバーヘッドエリア内に、前記外符号化サブブロックと前記内符号化サブブロックの開始位置を示すフレーミングパターンと、ネットワークのOAM&P用の複数の情報を挿入し、

前記J個の内符号化サブブロックを1個の内符号化ブロックとみなすステップと、

前記内符号化ブロックに所定のスクランブルを施してスクランブル化内符号化ブロックとするステップと、

前記スクランブル化内符号化ブロックのG個の並列信号の各々から、連続するLビット毎にインターリーブを行って、ビットレートが前記クライアント信号の $(D \times R)$ 倍の1個のシリアルなスーパーFEC信号とするステップとを有することを特徴とし、

前記のA, B, C, E, J, L, P, Qを所定の整数値とし、前記のD, Rを所定の値とするエラー訂正符号の構成方法。

【請求項3】

所定のフレーム構造と、所定のオーバーヘッドエリアと、所定のエラー訂正符号を具備するスーパーFEC信号をエラー訂正復号する復号方法であって、

前記スーパーFEC信号を連続するLビット毎にG個の系統に並列化することを順次繰り返して、G個の並列化FEC信号とするステップと、

前記オーバーヘッドエリアに挿入されているフレーミングパターンを検出して、前記並列化FEC信号の時間的並びと並列的並びを調整してスクランブル化内符号化ブロックの配置を再現するステップと、

前記スクランブル化内符号化ブロックに所定のデスクランブルを施して内符号化ブロックを再現するステップと、

前記オーバーヘッドエリア内の所定の位置に挿入されているネットワークのOAM&P用の複数の情報を抽出して所定の処理を施すステップと、

前記内符号化ブロックから、その各々の並列信号毎に連続するHビット毎に区切ってJ個の内符号化サブブロックを再現するステップと、

前記J個の内符号化サブブロックの各々に対して独立に内符号 Ψ による復号を行って、J個の内復号サブブロックとするステップと、

前記J個の内復号サブブロックから並列化されたG個の中間サブブロックを再現するステップと、

前記G個の中間サブブロックからB個の外符号化サブブロックを再現するステップと、

前記B個の外符号化サブブロックの各々に対して独立に外符号 Λ による復号を

行って、B個の外復号サブブロックとするステップと、

前記B個の外復号サブブロックの各々のビットレートを(D分の1)倍に減少して、長さをEビットからCビットに減少し、オーバーヘッドエリアと外符号用チェックビットエリアを除去し、時系列で第2ビット目から第(C+1)ビット目の情報を残してB個の並列化クライアントブロックを再現するステップと、

前記B個の並列化クライアントブロックの各々から、連続するAビット毎にインターリーブを行って、ビットレートが前記スーパーFEC信号の($B \div D \div G$)倍の1個のシリアルなクライアント信号を復元するステップとを有することを特徴とし、

前記のA, B, C, D, E, G, H, J, Lの各々を所定の値とし、前記の内符号 Ψ と外符号 Λ を所定の符号とする復号方法。

【請求項4】

所定のフレーム構造と、所定のオーバーヘッドエリアと、所定のエラー訂正符号を具備するスーパーFEC信号をエラー訂正復号する復号方法であって、

前記スーパーFEC信号を連続するLビット毎にB個の系統に並列化することを順次繰り返して、B個の並列化FEC信号とするステップと、

前記オーバーヘッドエリアに挿入されているフレーミングパターンを検出して、前記並列化FEC信号の時間的並びと並列的並びを調整してスクランブル化内符号化ブロックの配置を再現するステップと、

前記スクランブル化内符号化ブロックに所定のデスクランブルを施して内符号化ブロックを再現するステップと、

前記内符号化ブロックのオーバーヘッドエリア内の所定の位置に挿入されているネットワークのOAM&P用の複数の情報を抽出して所定の処理を施すステップと、

前記内符号化ブロックから、その各々の並列信号毎に連続する(P+Q)ビット毎に区切ってJ個の内符号化サブブロックを再現するステップと、

前記J個の内符号化サブブロックの各々に対して独立に内符号 Ψ による復号を行って、J個の内復号サブブロックとするステップと、

前記J個の内復号サブブロックから並列化されたB個の中間サブブロックを再

現するステップと、

前記B個の中間サブブロックの各々のビットレートを(R 分の1)倍に減少して、前記B個の中間サブブロックの各々の内符号用チェックビットエリアを除去し、その他を残して、B個の外符号化サブブロックを再現するステップと、

前記B個の外符号化サブブロックの各々に対して独立に外符号 Λ による復号を行って、B個の外復号サブブロックとするステップと、

前記B個の外復号サブブロックの各々のビットレートを(D 分の1)倍に減少して、長さを E ビットから C ビットに減少し、オーバーヘッドエリアと外符号用チェックビットエリアを除去し、時系列で第2ビット目から第 $(C+1)$ ビット目の情報を残してB個の並列化クライアントブロックを再現するステップと、

前記B個の並列化クライアントブロックの各々から、連続する A ビット毎にインターリーブを行って、ビットレートが前記スーパーFEC信号の $(B \div D \div G)$ 倍の1個のシリアルなクライアント信号を復元するステップとを有することを特徴とし、

前記の A , B , C , D , E , H , J , L , P , Q , R の各々を所定の値とし、前記の内符号 Ψ と外符号 Λ を所定の符号とする復号方法。

【請求項5】

請求項1記載のエラー訂正符号の構成方法であって、

前記 A を1に、前記 B を128に、前記 C を238に、前記 D を14分の15に、前記 E を255に、前記 F を16に、前記 G を144に、前記 H を1に、前記 J を255に、前記 L を1とし、かつ

外符号 Λ としてガロア体 $(2^5 6)$ 上の8個エラー訂正リードソロモン符号 $(2^5 5, 2^3 9)$ か、またはガロア体 $(2^0 4 8)$ を基礎とする11個エラー訂正短縮化BCH符号 $(2^0 4 0, 1^9 1^9)$ のいずれかを用い、

内符号 Ψ としてガロア体 $(2^5 6)$ 上の1個エラー訂正短縮化リードソロモン符号 $(1^8, 1^6)$ か、またはガロア体 $(2^5 6)$ を基礎とする2個エラー訂正短縮化BCH符号 $(1^4 4, 1^2 8)$ のいずれかを用いることを特徴とするエラー訂正符号の構成方法。

【請求項 6】

請求項 3 記載の復号方法であって、

前記 A を 1 に、前記 B を 1 2 8 に、前記 C を 2 3 8 に、前記 D を 1 4 分の 1 5 に、前記 E を 2 5 5 に、前記 F を 1 6 に、前記 G を 1 4 4 に、前記 H を 1 に、前記 J を 2 5 5 に、前記 L を 1 とし、かつ

外符号 Λ としてガロア体 (2 5 6) 上の 8 個エラー訂正リードソロモン符号 (2 5 5、2 3 9) か、またはガロア体 (2 0 4 8) を基礎とする 1 1 個エラー訂正短縮化 BCH 符号 (2 0 4 0、1 9 1 9) のいずれかを用い、

内符号 Ψ としてガロア体 (2 5 6) 上の 1 個エラー訂正短縮化リードソロモン符号 (1 8、1 6) か、またはガロア体 (2 5 6) を基礎とする 2 個エラー訂正短縮化 BCH 符号 (1 4 4、1 2 8) のいずれかを用いることを特徴とする復号方法。

【請求項 7】

請求項 1 記載のエラー訂正符号の構成方法であって、

前記 A を 1 に、前記 B を 1 1 2 に、前記 C を 2 3 8 に、前記 D を 1 4 分の 1 5 に、前記 E を 2 5 5 に、前記 F を 1 6 に、前記 G を 1 2 8 に、前記 H を 1 に、前記 J を 2 5 5 に、前記 L を 1 とし、かつ

外符号 Λ としてガロア体 (2 5 6) 上の 8 個エラー訂正リードソロモン符号 (2 5 5、2 3 9) か、またはガロア体 (2 0 4 8) を基礎とする 1 1 個エラー訂正短縮化 BCH 符号 (2 0 4 0、1 9 1 9) のいずれかを用い、

内符号 Ψ としてガロア体 (2 5 6) 上の 1 個エラー訂正短縮化リードソロモン符号 (1 6、1 4) か、またはガロア体 (1 2 8) を基礎とする 2 個エラー訂正 BCH 符号 (1 2 7、1 1 3) のいずれかを用いることを特徴とするエラー訂正符号の構成方法。

【請求項 8】

請求項 3 記載の復号方法であって、

前記 A を 1 に、前記 B を 1 1 2 に、前記 C を 2 3 8 に、前記 D を 1 4 分の 1 5 に、前記 E を 2 5 5 に、前記 F を 1 6 に、前記 G を 1 2 8 に、前記 H を 1 に、前記 J を 2 5 5 に、前記 L を 1 とし、かつ

外符号 Λ としてガロア体(256)上の8個エラー訂正リードソロモン符号(255、239)か、またはガロア体(2048)を基礎とする11個エラー訂正短縮化BCH符号(2040、1919)のいずれかを用い、

内符号 Ψ としてガロア体(256)上の1個エラー訂正短縮化リードソロモン符号(16、14)か、またはガロア体(128)を基礎とする2個エラー訂正BCH符号(127、113)のいずれかを用いることを特徴とする復号方法。

【請求項9】

請求項2記載のエラー訂正符号の構成方法であって、

前記Aを1に、前記Bを128に、前記Cを238に、前記Dを14分の15に、前記Eを255に、前記Jを19に、前記Lを1に、前記Pを112に、前記Qを8に、前記Rを14分の15とし、

外符号 Λ としてガロア体(256)上の8個エラー訂正リードソロモン符号(255、239)か、またはガロア体(2048)を基礎とする11個エラー訂正短縮化BCH符号(2040、1919)のいずれかを用い、

内符号 Ψ としてガロア体(256)上の8個エラー訂正短縮化リードソロモン符号(240、224)か、またはガロア体(2048)を基礎とする11個エラー訂正短縮化BCH符号(1920、1799)のいずれかを用いることを特徴とするエラー訂正符号の構成方法。

【請求項10】

請求項4記載の復号方法であって、

前記Aを1に、前記Bを128に、前記Cを238に、前記Dを14分の15に、前記Eを255に、前記Jを19に、前記Lを1に、前記Pを112に、前記Qを8に、前記Rを14分の15とし、

外符号 Λ としてガロア体(256)上の8個エラー訂正リードソロモン符号(255、239)か、またはガロア体(2048)を基礎とする11個エラー訂正短縮化BCH符号(2040、1919)のいずれかを用い、

内符号 Ψ としてガロア体(256)上の8個エラー訂正短縮化リードソロモン符号(240、224)か、またはガロア体(2048)を基礎とする11個エラー訂正短縮化BCH符号(1920、1799)のいずれかを用いることを特

徴とする復号方法。

【請求項 11】

請求項 1 記載のエラー訂正符号の構成方法であって、

前記クライアント信号の容量の $\{1 - (B \div D \div G)\}$ 倍以上の容量が自由に使用可能な空エリアであり、

前記クライアント信号や前記スーパー FEC 信号のビットレートを変換せず、前記空エリアの一部または全部を前記外符号用チェックビットエリアと内符号用チェックビットエリアとオーバーヘッドエリアと見なし、

前記クライアント信号や前記スーパー FEC 信号のデータを所定位置に配置して、前記外符号サブブロックと、前記内符号サブブロック、あるいは前記外符号化サブブロックと、前記内符号化サブブロックとすることを特徴とするエラー訂正符号の構成方法。

【請求項 12】

請求項 3 記載の復号方法であって、

前記クライアント信号の容量の $\{1 - (B \div D \div G)\}$ 倍以上の容量が自由に使用可能な空エリアであり、

前記クライアント信号や前記スーパー FEC 信号のビットレートを変換せず、前記空エリアの一部または全部を前記外符号用チェックビットエリアと内符号用チェックビットエリアとオーバーヘッドエリアと見なし、

前記クライアント信号や前記スーパー FEC 信号のデータを所定位置に配置して、前記外符号サブブロックと、前記内符号サブブロック、あるいは前記外符号化サブブロックと、前記内符号化サブブロックとすることを特徴とする復号方法。

【請求項 13】

請求項 2 記載のエラー訂正符号の構成方法であって、

前記クライアント信号の容量の $\{1 - (1 \div D \div R)\}$ 倍以上の容量が自由に使用可能な空エリアであり、

前記クライアント信号や前記スーパー FEC 信号のビットレートを変換せず、前記空エリアの一部または全部を前記外符号用チェックビットエリアと内符号用チ

チェックビットエリアとオーバーヘッドエリアと見なし、

前記クライアント信号や前記スーパー F E C 信号のデータを所定位置に配置して、前記外符号サブブロックと、前記内符号サブブロック、あるいは前記外符号化サブブロックと、前記内符号化サブブロックとすることを特徴とするエラー訂正符号の構成方法。

【請求項 1 4】

請求項 4 記載の復号方法であって、

前記クライアント信号の容量の $\{1 - (1 \div D \div R)\}$ 倍以上の容量が自由に使用可能な空エリアであり、

前記クライアント信号や前記スーパー F E C 信号のビットレートを変換せず、前記空エリアの一部または全部を前記外符号用チェックビットエリアと内符号用チェックビットエリアとオーバーヘッドエリアと見なし、

前記クライアント信号や前記スーパー F E C 信号のデータを所定位置に配置して、前記外符号サブブロックと、前記内符号サブブロック、あるいは前記外符号化サブブロックと、前記内符号化サブブロックとすることを特徴とする復号方法。

【請求項 1 5】

請求項 1、請求項 2、請求項 5、請求項 7 または請求項 9 のいずれか一つに記載のエラー訂正符号の構成方法であって、

前記クライアント信号を前記スーパー F E C 信号に変換する際に、まず、前記 J 個の内符号サブブロックの各々に対して前記の内符号 Ψ による符号化を行った後に、前記 G 個の中間サブブロックまたは前記 B 個の中間サブブロックの各々に対して前記の外符号 Λ による符号化を行うことと、

前記スーパー F E C 信号を前記クライアント信号に変換する際に、まず、前記 G 個の中間サブブロックまたは前記 B 個の中間サブブロックの各々に対して前記の外符号 Λ による復号を行った後に、前記 J 個の内符号化サブブロックの各々に対して前記の内符号 Ψ による復号を行うことにより、前記の内符号 Ψ と外符号 Λ による符号化及び復号の順序を入れ替えることを特徴とするエラー訂正符号の構成方法。

【請求項 1 6】

請求項 3、請求項 4、請求項 6、請求項 8 または請求項 1 0 のいずれか一つに記載の復号方法であって、

前記クライアント信号を前記スーパー F E C 信号に変換する際に、まず、前記 J 個の内符号サブブロックの各々に対して前記の内符号 Ψ による符号化を行った後に、前記 G 個の中間サブブロックまたは前記 B 個の中間サブブロックの各々に対して前記の外符号 Λ による符号化を行うことと、

前記スーパー F E C 信号を前記クライアント信号に変換する際に、まず、前記 G 個の中間サブブロックまたは前記 B 個の中間サブブロックの各々に対して前記の外符号 Λ による復号を行った後に、前記 J 個の内符号化サブブロックの各々に対して前記の内符号 Ψ による復号を行うことにより、前記の内符号 Ψ と外符号 Λ による符号化及び復号の順序を入れ替えることを特徴とする復号方法。

【請求項 1 7】

請求項 1、請求項 5 または請求項 7 のいずれか一つに記載のエラー訂正符号の構成方法であって、

前記 J 個の内符号サブブロックに対して内符号 Ψ による符号化を行う際に、各々の内符号サブブロックのチェックビットを後続する内符号サブブロックのチェックビットエリア内に配置し、

前記 J 個の内符号化サブブロックに対して内符号 Ψ による復号を行う際に、各々の内符号化サブブロックのチェックビットが後続する内符号化サブブロックにあるとして演算することを特徴とするエラー訂正符号の構成方法。

【請求項 1 8】

請求項 3、請求項 6 または請求項 8 のいずれか一つに記載の復号方法であって

前記 J 個の内符号サブブロックに対して内符号 Ψ による符号化を行う際に、各々の内符号サブブロックのチェックビットを後続する内符号サブブロックのチェックビットエリア内に配置することと、

前記 J 個の内符号化サブブロックに対して内符号 Ψ による復号を行う際に、各々の内符号化サブブロックのチェックビットが後続する内符号化サブブロックに

あるとして演算することを特徴とする復号方法。

【請求項19】

クライアント信号がITU-Tの勧告G. 707で規定されるSDH信号、
ANSIの勧告T1. 105で規定されるSONET信号、

ITU-Tの勧告G. 975で規定されるガロア体(256)上の8個エラー
訂正リードソロモン符号(255、239)を用いてエラー訂正符号化される信
号、

ITU-Tの勧告G. 872で規定されるOChレイヤの信号、

IEEEの規格802.3zにて規定される1000Base-SX、1000
Base-LX、1000Base-CXのいずれかの信号、

あるいはこれらを任意に時分割多重した信号、

のいずれかであることを特徴とする請求項1、請求項2、請求項5、請求項7
または請求項9のいずれか一つに記載のエラー訂正符号の構成方法。

【請求項20】

クライアント信号が、ITU-Tの勧告G. 707で規定されるSDH信号、
ANSIの勧告T1. 105で規定されるSONET信号、

ITU-Tの勧告G. 975で規定されるガロア体(256)上の8個エラー
訂正リードソロモン符号(255、239)を用いてエラー訂正符号化される信
号、

ITU-Tの勧告G. 872で規定されるOChレイヤの信号、

あるいはIEEEの規格802.3zにて規定される1000Base-SX
、1000Base-LX、1000Base-CXのいずれかの信号、

あるいはこれらを任意に時分割多重した信号、

のいずれかであることを特徴とする請求項3、請求項4、請求項6、請求項8
または請求項10のいずれか一つに記載の復号方法。

【請求項21】

請求項1、請求項2、請求項5、請求項7または請求項9のいずれか一つに記
載のエラー訂正符号の構成方法であって、

クライアント信号が前記の外符号 Λ と同一の符号 Φ によって符号化された信号

であり、

前記クライアント信号を前記スーパー F E C 信号に変換する際に、

前記クライアント信号に対して、所定のビットレートに変換して前記内符号 Ψ によって符号化して前記スーパー F E C 信号とするか、

前記クライアント信号に対して、いったん前記の符号 Φ による復号を行った後、所定のビットレートに変換して前記内符号 Ψ によって符号化して前記スーパー F E C 信号とするか、

前記クライアント信号に対して、いったん前記の符号 Φ による復号を行った後、前記外符号 Λ によって再度符号化し、その後所定のビットレートに変換して前記内符号 Ψ によって符号化して前記スーパー F E C 信号とするか、あるいは、

前記クライアント信号に対して、所定のビットレートに変換して前記外符号 Λ によって符号化した後、前記内符号 Ψ によって符号化して前記スーパー F E C 信号とするか、

のいずれかとし、

前記スーパー F E C 信号を前記クライアント信号に変換する際に、

前記スーパー F E C 信号に対して、前記内符号 Ψ によって復号した後、所定のビットレートに変換して前記クライアント信号とするか、

前記スーパー F E C 信号に対して、前記内符号 Ψ によって復号した後、所定のビットレートに変換して前記外符号 Λ によって復号して前記クライアント信号とするか、

前記スーパー F E C 信号に対して、前記内符号 Ψ によって復号した後、所定のビットレートに変換していったん前記外符号 Λ によって復号し、その後に前記の符号 Φ によって再度符号化したものを前記クライアント信号とするか、あるいは

前記スーパー F E C 信号に対して、前記内符号 Ψ と前記外符号 Λ によって復号した後に、所定のビットレートに変換して前記クライアント信号とするか、

のいずれかとすることを特徴とするエラー訂正符号の構成方法。

【請求項 22】

請求項 3、請求項 4、請求項 6、請求項 8 または請求項 10 のいずれか一つに

記載の復号方法であって、

クライアント信号が前記の外符号 Λ と同一の符号 Φ によって符号化された信号であり、

前記クライアント信号を前記スーパー F E C 信号に変換する際に、

前記クライアント信号に対して、所定のビットレートに変換して前記内符号 Ψ によって符号化して前記スーパー F E C 信号とするか、

前記クライアント信号に対して、いったん前記の符号 Φ による復号を行った後、所定のビットレートに変換して前記内符号 Ψ によって符号化して前記スーパー F E C 信号とするか、

前記クライアント信号に対して、いったん前記の符号 Φ による復号を行った後、前記外符号 Λ によって再度符号化し、その後所定のビットレートに変換して前記内符号 Ψ によって符号化して前記スーパー F E C 信号とするか、あるいは、

前記クライアント信号に対して、所定のビットレートに変換して前記外符号 Λ によって符号化した後、前記内符号 Ψ によって符号化して前記スーパー F E C 信号とするか、

のいずれかとし、

前記スーパー F E C 信号を前記クライアント信号に変換する際に、

前記スーパー F E C 信号に対して、前記内符号 Ψ によって復号した後、所定のビットレートに変換して前記クライアント信号とするか、

前記スーパー F E C 信号に対して、前記内符号 Ψ によって復号した後、所定のビットレートに変換して前記外符号 Λ によって復号して前記クライアント信号とするか、あるいは、

前記スーパー F E C 信号に対して、前記内符号 Ψ によって復号した後、所定のビットレートに変換していったん前記外符号 Λ によって復号し、その後に前記の符号 Φ によって再度符号化したものを前記クライアント信号とするか、あるいは

前記スーパー F E C 信号に対して、前記内符号 Ψ と前記外符号 Λ によって復号した後に、所定のビットレートに変換して前記クライアント信号とするか、

のいずれかとすることを特徴とする復号方法。

【請求項 2 3】

請求項 2 1 に記載のエラー訂正符号の構成方法であって、
前記 A を 1 に、前記 C を 2 3 8 に、前記 E を 2 5 5 とし、
前記外符号 Λ をガロア体 (2 5 6) 上の 8 個エラー訂正リードソロモン符号 (2 5 5、2 3 9) とし、

前記クライアント信号を I T U - T の勧告 G. 9 7 5 で規定されるガロア体 (2 5 6) 上の 8 個エラー訂正リードソロモン符号 (2 5 5、2 3 9) を用いてエラー訂正符号化される信号とすることを特徴とするエラー訂正符号の構成方法。

【請求項 2 4】

請求項 2 2 に記載の復号方法であって、
前記 A を 1 に、前記 C を 2 3 8 に、前記 E を 2 5 5 とし、
前記外符号 Λ をガロア体 (2 5 6) 上の 8 個エラー訂正リードソロモン符号 (2 5 5、2 3 9) とし、

前記クライアント信号を I T U - T の勧告 G. 9 7 5 で規定されるガロア体 (2 5 6) 上の 8 個エラー訂正リードソロモン符号 (2 5 5、2 3 9) を用いてエラー訂正符号化される信号とすることを特徴とする復号方法。

【請求項 2 5】

請求項 2 1 に記載のエラー訂正符号の構成方法であって、
前記クライアント信号を前記スーパー F E C 信号に変換する際に、
前記スーパー F E C 信号の前記オーバーヘッドエリア内の所定の F S I バイト位置に、前記の 4 種類の変換のうちいづれを行ったかの情報を挿入し、
逆に前記スーパー F E C 信号を前記クライアント信号に変換する際に、
前記スーパー F E C 信号の前記オーバーヘッドエリア内の所定の F S I バイト位置の情報を抽出し、これにもとづいて前記の 4 種類の変換のうちいづれを行うかを判断することを特徴とするエラー訂正符号の構成方法。

【請求項 2 6】

請求項 2 2 に記載の復号方法であって、
前記クライアント信号を前記スーパー F E C 信号に変換する際に、
前記スーパー F E C 信号の前記オーバーヘッドエリア内の所定の F S I バイト

位置に、前記の 4 種類の変換のうちいづれを行ったかの情報を挿入し、

逆に前記スーパー F E C 信号を前記クライアント信号に変換する際に、

前記スーパー F E C 信号の前記オーバーヘッドエリア内の所定の F S I バイト位置の情報を抽出し、これにもとづいて前記の 4 種類の変換のうちいづれを行うかを判断することを特徴とする復号方法。

【請求項 2 7】

請求項 3 または請求項 4 に記載のスーパー F E C 信号の復号方法であって、

前記の外符号 Λ による復号と前記の内符号 Ψ による復号を交互に複数回繰り返すことを特徴とする復号方法。

【請求項 2 8】

請求項 1、請求項 2、請求項 5、請求項 7 または請求項 9 のいずれか一つにに記載のエラー訂正符号の構成方法であって、

前記クライアント信号を前記スーパー F E C 信号に変換する際に、

前記スーパー F E C 信号の前記オーバーヘッドエリア内の所定の F S I B バイト位置に、

前記外符号 Λ 、及び前記内符号 Ψ によって符号化した時に、前記オーバーヘッドエリアを含めて演算したか否かの情報を挿入し、

逆に前記スーパー F E C 信号を前記クライアント信号に変換する際に、

前記スーパー F E C 信号の前記オーバーヘッドエリア内の所定の F S I B バイト位置の情報を抽出し、これにもとづいて前記内符号 Ψ 、及び前記外符号 Λ によって復号する時に、前記オーバーヘッドエリアを含めて演算するか否かを判断することを特徴とするエラー訂正符号の構成方法。

【請求項 2 9】

請求項 3、請求項 4、請求項 6、請求項 8 または請求項 1 0 のいずれか一つに記載の復号方法であって、

前記クライアント信号を前記スーパー F E C 信号に変換する際に、

前記スーパー F E C 信号の前記オーバーヘッドエリア内の所定の F S I B バイト位置に、

前記外符号 Λ 、及び前記内符号 Ψ によって符号化した時に、前記オーバーヘッド

エリアを含めて演算したか否かの情報を挿入し、

逆に前記スーパー F E C 信号を前記クライアント信号に変換する際に、

前記スーパー F E C 信号の前記オーバーヘッドエリア内の所定の F S I B バイト位置の情報を抽出し、これにもとづいて前記内符号 Ψ 、及び前記外符号 Λ によって復号する時に、前記オーバーヘッドエリアを含めて演算するか否かを判断することを特徴とする復号方法。

【請求項 3 0】

請求項 1、請求項 2、請求項 5、請求項 7 または請求項 9 のいずれか一つに記載のエラー訂正符号の構成方法であって、

前記クライアント信号を前記スーパー F E C 信号に変換する際に、

前記スーパー F E C 信号の前記オーバーヘッドエリア内の所定の F S I C バイト位置に、前記外符号 Λ 、及び前記内符号 Ψ によって符号化したか否かの情報を挿入し、

逆に前記スーパー F E C 信号を前記クライアント信号に変換する際に、

前記スーパー F E C 信号の前記オーバーヘッドエリア内の所定の F S I C バイト位置の情報を抽出し、これにもとづいて前記内符号 Ψ によって復号するか否か、及び前記外符号 Λ によって復号するか否かを判断することを特徴とするエラー訂正符号の構成方法。

【請求項 3 1】

請求項 3、請求項 4、請求項 6、請求項 8 または請求項 1 0 のいずれか一つに記載の復号方法であって、

前記クライアント信号を前記スーパー F E C 信号に変換する際に、

前記スーパー F E C 信号の前記オーバーヘッドエリア内の所定の F S I C バイト位置に、前記外符号 Λ 、及び前記内符号 Ψ によって符号化したか否かの情報を挿入し、

逆に前記スーパー F E C 信号を前記クライアント信号に変換する際に、

前記スーパー F E C 信号の前記オーバーヘッドエリア内の所定の F S I C バイト位置の情報を抽出し、これにもとづいて前記内符号 Ψ によって復号するか否か、及び前記外符号 Λ によって復号するか否かを判断することを特徴とする復号方

法。

【請求項 3 2】

請求項 1 または請求項 2 に記載のエラー訂正符号の構成方法であって、

前記 J 個の内符号サブブロックの各々において、時間的に同期した連続する R ビットを並列数分だけ合計した ($G \times R$) ビット分、あるいは ($B \times R$) ビット分を 1 個の列と見なし、前記 J 個の内符号サブブロックの各々から 1 個の列ずつ合計 J 個の列を取り出して、時系列的に連続するように配置し、この配置替えを前記 J 個の内符号サブブロックの全ての列に繰り返し行った後、これを新たに J 個の内符号サブブロックとして前記内符号 Ψ によって符号化するか、あるいは、

前記内符号 Ψ による符号化後の前記 J 個の内符号化サブブロックの各々から 1 個の列ずつ合計 J 個の列を取り出して、時系列的に連続するように配置し、この配置替えを前記 J 個の内符号サブブロックの全ての列に繰り返し行った後、これを新たに J 個の内符号化サブブロックとするか、

のいずれかとしてスーパー FEC 信号とすることを特徴とするエラー訂正符号の構成方法。

【請求項 3 3】

請求項 1 または請求項 2 に記載のエラー訂正符号の構成方法であって、

前記 B 個の外符号化サブブロックの各々を S 個毎に纏めたものを、互いに一定の時間間隔だけずらして新たに B 個の外符号化サブブロックとするか、あるいは

前記内符号化ブロックの G 個、あるいは B 個の並列信号の各々を S 個毎に纏めたものを、互いに一定の時間間隔だけずらして新たに内符号化ブロックとするか

のいずれかとしてスーパー FEC 信号とすることを特徴とするエラー訂正符号の構成方法。

【請求項 3 4】

請求項 1 または請求項 2 に記載のエラー訂正符号の構成方法であって、

前記 K r を 1 6 か 3 2 か 6 4 のうちのいずれかとし、

クライアント信号が ANSI の勧告 T 1. 1 0 5 で規定される SONET の O

C-192 信号か、あるいは、

ITU-T の勧告 G. 707 で規定される SDH の STM-64 信号か、
のいずれかとし、

外符号 Λ としてガロア体 (256) 上の 8 個エラー訂正リードソロモン符号 (255、239) とすることを特徴とするエラー訂正符号の構成方法。

【請求項 35】

請求項 3 または請求項 4 に記載の復号方法であって、

前記 Kr を 16 か 32 か 64 のうちのいずれかとし、

クライアント信号が ANSI の勧告 T1. 105 で規定される SONET の OC-192 信号か、あるいは、

ITU-T の勧告 G. 707 で規定される SDH の STM-64 信号か、
のいずれかとし、

外符号 Λ としてガロア体 (256) 上の 8 個エラー訂正リードソロモン符号 (255、239) とすることを特徴とする復号方法。

【請求項 36】

IEEE の規格 802.3z にて規定される 8B10B 符号を用いて符号化されたデジタル信号の 8B10B 符号を終端し、そのビットレートを 8B10B 符号終端前に対して適切な割合で減少させた信号か、あるいは、8B10B 符号を終端し、そのビットレートを保った信号をクライアント信号とすることを特徴とする請求項 1、請求項 2、請求項 11 または請求項 13 のいずれか一つに記載のエラー訂正符号の構成方法。

【請求項 37】

IEEE の規格 802.3z にて規定される 8B10B 符号を用いて符号化されたデジタル信号の 8B10B 符号を終端し、そのビットレートを 8B10B 符号終端前に対して適切な割合で減少させた信号か、あるいは、8B10B 符号を終端し、そのビットレートを保った信号をクライアント信号とすることを特徴とする請求項 3、請求項 4、請求項 12 または請求項 14 のいずれか一つに記載の復号方法。

【請求項38】

一定のビットレートのデジタルなクライアント信号を受信して並列化して出力するシリアル・パラレル変換部と、

前記シリアル・パラレル変換部からの信号の各々を所定のビットレートに増加して、所定のフレームフォーマットとなるようにデータを配置しなおして出力する第1フレーム変換部と、

前記第1フレーム変換部からの信号の所定のオーバーヘッドエリアに、フレーミングパターンや、ネットワークのOAM&P用の各種情報を挿入して出力する第1オーバーヘッド挿入部と、

前記第1オーバーヘッド挿入部からの信号に対して外符号 Δ を用いて符号化して出力する第1エンコードプロセッサ部と、

前記第1エンコードプロセッサ部からの信号の所定のオーバーヘッドエリアに、フレーミングパターンや、ネットワークのOAM&P用の各種情報を挿入して出力する第2オーバーヘッド挿入部と、

前記第2オーバーヘッド挿入部からの信号を所定のビットレートに増加したり、所定の並列化数に変換したりして、所定のフレームフォーマットとなるようにデータを配置しなおして出力する第2フレーム変換部と、

前記第2オーバーヘッド挿入部からの信号に対して内符号 Ψ を用いて符号化して出力する第2エンコードプロセッサ部と、

前記第2エンコードプロセッサ部からの信号の所定のオーバーヘッドエリアに、フレーミングパターンや、ネットワークのOAM&P用の各種情報を挿入して出力する第3オーバーヘッド挿入部と、

前記第3オーバーヘッド挿入部からの信号に所定のスクランブルを施して出力するスクランブラと、

前記スクランブラからの信号をシリアル化してスーパーFEC信号として出力するパラレル・シリアル変換部と、

前記第1オーバーヘッド挿入部と、第2オーバーヘッド挿入部と、第3オーバーヘッド挿入部の各々に対して、挿入すべき、フレーミングパターンと、ネットワークのOAM&P用の所定の情報を指示するオーバーヘッドプロセッサ部とを具備し、

受信した前記クライアント信号を前記スーパーFEC信号へと変換して出力することを特徴とするスーパーFECシグナルトランスミッタ。

【請求項 3 9】

請求項 3 8 記載のスーパーFECシグナルトランスミッタによって得られたスーパーFEC信号を受信して並列化して出力するシリアル・パラレル変換部と、

前記シリアル・パラレル変換部からの信号から所定のフレーミングパターンを検出して、前記信号を適当な順序に並び換えて所定のフレームフォーマットにして出力するフレーム同期部と、

前記フレーム同期部からの信号に所定のデスクランブルを施してデスクランブリング信号として出力するデスクランブラと、

前記デスクランブラからのデスクランブリング信号に対して、所定のオーバヘッドエリア内に挿入されているネットワークのOAM&P用の所定のオーバヘッド情報を抽出したり終端し、所定のオーバヘッド情報を抽出・終端したデスクランブリング信号を出力する第1オーバヘッド抽出部と、

前記第1オーバヘッド抽出部からの信号に対して内符号 Ψ を用いて復号して内復号信号として出力する第1デコードプロセッサ部と、

前記第1デコードプロセッサ部からの内復号信号に対して、所定のオーバヘッドエリア内に挿入されているネットワークのOAM&P用の所定のオーバヘッド情報を抽出したり終端し、所定のオーバヘッド情報を抽出・終端した内復号信号を出力する第2オーバヘッド抽出部と、

前記第2オーバヘッド抽出部からの信号を所定のビットレートに減じたり、所定の並列化数に変換したりして、所定のフレームフォーマットとなるようにデータを配置しなおして出力する第1フレーム変換部と、

前記第1フレーム変換部からの信号に対して外符号 Λ を用いて復号して外復号信号として出力する第2デコードプロセッサ部と、

前記第2デコードプロセッサ部からの外復号信号に対して、所定のオーバヘッドエリア内に挿入されているネットワークのOAM&P用の所定のオーバヘッド情報を抽出したり終端し、所定のオーバヘッド情報を抽出・終端した外復号信号を出力する第3オーバヘッド抽出部と、

前記第 3 オーバヘッド抽出部からの信号を所定のビットレートに減じて、所定のフレームフォーマットとなるようにデータを配置しなおして出力する第 2 フレーム変換部と、

前記第 2 フレーム変換部からの信号をシリアル化して一定のビットレートのデジタルなクライアント信号として出力するパラレル・シリアル変換部と、

前記第 1 オーバヘッド挿入部と、前記第 2 オーバヘッド挿入部と、前記第 3 オーバヘッド挿入部で抽出・終端したネットワークの O A M & P 用の所定の情報を処理するオーバヘッドプロセッサ部と、

前記第 1 デコードプロセッサ部と、前記第 2 デコードプロセッサ部での復号における訂正したビット数、訂正不能なエラーが存在した場合の訂正不能なビット数の推定値、誤訂正した場合の誤訂正したビット数の情報を処理する F E C パフォーマンスモニタ部とを具備し、

受信した前記スーパー F E C 信号を前記クライアント信号へと変換して出力することを特徴とするスーパー F E C シグナルレシーバ。

【請求項 4 0】

外部の光伝送路から第 1 光信号を受信して電気信号に変換して出力する光／電気変換部と、

前記光／電気変換部からの電気信号を第 1 スーパー F E C 信号として受信し、第 1 クライアント信号に変換して出力する請求項 2 4 記載のスーパー F E C シグナルレシーバと、

前記スーパー F E C シグナルレシーバからの第 1 クライアント信号を分岐して、その一方を外部の伝送路に送信し、他方をリバース信号とする分岐部と、

外部の伝送路から第 2 クライアント信号か、あるいは前記分岐部で分岐したりバース信号のいずれかを受信して第 2 スーパー F E C 信号に変換して出力する請求項 2 3 記載のスーパー F E C シグナルトランスミッタと、

前記スーパー F E C シグナルトランスミッタからの前記第 2 スーパー F E C 信号を第 2 光信号に変換して外部の光伝送路に送信する電気／光変換部とを具備し、

前記クライアント信号と前記スーパー F E C 信号との間の変換、及び前記スー

パー F E C 信号間のスルー中継を行うことを特徴とする伝送装置。

【請求項 4 1】

外部の光伝送路から第 1 光信号を受信して電気信号に変換して出力する光／電気変換部と、

前記光／電気変換部からの電気信号を第 1 スーパー F E C 信号として受信し、第 1 クライアント信号に変換して出力する請求項 2 4 記載のスーパー F E C シグナルレシーバと、

前記スーパー F E C シグナルレシーバからの第 1 クライアント信号を分岐して、その一方をフォワード信号とし、他方をリバース信号とする分岐部と、

前記分岐部から前記フォワード信号を受信し、時分割分離して複数個の第 1 中間クライアント信号として出力する分離部と、

複数個の外部伝送路から複数個の第 1 サブクライアント信号を受信し、また前記分離部からの前記複数個の第 1 中間クライアント信号を受信して、クロスコネクト・スイッチして、複数個の第 2 サブクライアント信号と、複数個の第 2 中間クライアント信号を出力し、その内、前記複数個の第 2 サブクライアント信号を複数個の外部伝送路へと送信するクロスコネクト・スイッチ部と、

前記クロスコネクト・スイッチ部から前記第 2 中間クライアント信号を受信し、時分割多重して第 2 クライアント信号として出力する多重部と、

前記多重部からの第 2 クライアント信号か、あるいは前記分岐部で分岐したりバース信号信号のいずれかを受信して第 2 スーパー F E C 信号に変換して出力する請求項 2 3 記載のスーパー F E C シグナルトランスミッタと、

前記スーパー F E C シグナルトランスミッタからの前記第 2 スーパー F E C 信号を第 2 光信号に変換して外部の光伝送路に送信する電気／光変換部とを具備し、

前記複数個のサブクライアント信号と、前記クライアント信号との間の多重・分離・クロスコネクトと、前記クライアント信号と前記スーパー F E C 信号との間の変換、及び前記スーパー F E C 信号間のスルー中継を行うことを特徴とする伝送装置。

【請求項 4 2】

外部の光伝送路から第 1 光信号を受信して波長毎に複数個の第 2 光信号に分離する分離部と、

複数個の外部伝送路から複数個の第 1 クライアント信号を受信し、複数個の第 1 スーパー F E C 信号に変換して出力する複数個の請求項 2 3 記載のスーパー F E C シグナルトランスミッタと、

前記複数個の第 1 スーパー F E C 信号の各々を波長が互いに異なる複数個の第 3 光信号に変換して出力する複数個の電気／光変換部と、

前記複数個の第 2 光信号と、前記複数個の第 3 光信号を受信してクロスコネク ト・スイッチして、複数個の第 4 光信号と、複数個の第 5 光信号を出力するクロスコネク ト・スイッチ部と、

前記複数個の第 4 光信号を電気信号に変換して出力する複数個の光／電気変換部と、

前記複数個の光／電気変換部からの電気信号を複数個の第 2 スーパー F E C 信号として受信し、各々を複数個の第 2 クライアント信号に変換して出力する複数個の請求項 2 4 記載のスーパー F E C シグナルレシーバと、

前記複数個の第 2 クライアント信号の各々を分岐して、その一方を複数個の外部伝送路へ送信し、他方を複数個のリバース信号とする分岐部と、

前記複数個の第 5 光信号を波長分割多重して外部の光伝送路へ送信する多重部とを具備し、

前記複数個のスーパー F E C シグナルトランスミッタの各々は、前記複数個の第 1 クライアント信号の代わりに前記分岐部で分岐した複数個のリバース信号を受信し、複数個の第 1 スーパー F E C 信号に変換して出力することもでき、

前記複数個のクライアント信号と、前記複数個のスーパー F E C 信号との間の変換、及び前記複数個のスーパー F E C 信号間の多重・分離・クロスコネク トとスルー中継を行うことを特徴とする伝送装置。

【請求項 4 3】

1 個または複数個のクライアント信号と、1 個または複数個のスーパー F E C 信号との間の変換を行う複数個の伝送装置と、

前記複数個の伝送装置間を接続し、1個または複数個のスーパーFEC信号を光信号に変換した1個または複数個のスーパーライン信号を伝送する複数個の光ファイバと、

前記複数個の伝送装置を制御し、ネットワークのOAM&Pを実行する制御システムとを具備し、前記伝送装置の各々が前記スーパーライン信号を送受信するスーパーライン側のネットワークであって、

前記の伝送装置の各々はさらに、

外部のネットワークと1個又は複数個のクライアント信号を送受し、受信した第1クライアント信号を第1スーパーFEC信号に変換して、前記ネットワーク内の他の前記伝送装置へ送信し、逆に前記ネットワーク内の他の伝送装置から受信した第2スーパーFEC信号を第2クライアント信号に変換して、前記外部のネットワークへと送信する中継器型の伝送装置であるか、あるいは、

外部のネットワークから複数個の第3クライアント信号を受信し、一方で前記ネットワーク内の他の伝送装置から受信した複数個の第3スーパーFEC信号を複数個の第4クライアント信号に変換し、前記第3クライアント信号と前記第4クライアント信号との間で、クロスコネクトや多重分離を行って、複数個の第5クライアント信号と複数個の第6クライアント信号とし、前記第5クライアント信号を前記外部のネットワークへと送信する一方で、前記第6クライアント信号を複数個の第4スーパーFEC信号に変換して前記ネットワーク内の別の伝送装置に送信するクライアント多重型の伝送装置であるか、あるいは、

外部のネットワークから複数個の第7クライアント信号を受信して複数個の第5スーパーFEC信号に変換し、一方で前記ネットワーク内の他の伝送装置から複数個の第6スーパーFEC信号を受信し、前記第5スーパーFEC信号と前記第6スーパーFEC信号との間で、クロスコネクトや多重分離を行って、複数個の第7スーパーFEC信号と複数個の第8スーパーFEC信号とし、前記第7スーパーFEC信号を複数個の第8クライアント信号に変換して前記外部のネットワークへと送信する一方で、前記第8スーパーFEC信号を前記ネットワーク内の別の伝送装置に送信するスーパーライン多重型の伝送装置であるか、あるいは、

前記中継器型の伝送装置と、前記クライアント多重型の伝送装置と、前記スーパーライン多重型の伝送装置の機能を混合した伝送装置であるか、

のいずれであるかを特徴とするネットワーク。

【請求項 4 4】

一定のビットレートを有するクライアント信号をエラー訂正符号化するエラー訂正符号の構成方法であって、

前記クライアント信号は、ITU-Tの勧告G. 707で規定されるSTM-16信号のビットレートよりも大きい任意の(ξ) Gbit/sのビットレートを有し、

前記クライアント信号を1ビット毎にデ・インターリーブして128個の系統に並列化することを順次繰り返して、各々($\xi \div 128$) Gbit/sのビットレートを有する128個の並列化クライアント信号とするステップと、

以降のステップでは、全ての信号を128個に並列化した状態で処理し、各1個当たりの処理速度を{($\xi \div 128$) \times 1000} Mbit/s以上、かつ{($\xi \div 128$) \times (255 \div 238) \times 1000} Mbit/s以下とし、

前記128個の並列化クライアント信号の各々を238ビット毎に区切って128個の並列化クライアントブロックとするステップと、

前記128個の並列化クライアントブロックの各々のビットレートを(255 \div 238)倍に増加して{($\xi \div 128$) \times (255 \div 238)} Gbit/sとすることによって、各々の長さを238ビットから255ビットに増加して128個のレートアップサブブロックとするステップと、

前記128個のレートアップサブブロックを所定の8個毎に区切り、各々が8個のレートアップサブブロックで構成される合計16個の符号サブブロックとするステップと、

前記16個の符号サブブロックの各々の時系列で第2ビット目から第239ビット目までに前記並列化クライアントブロックの情報を配置し、第1ビット目と、第240ビット目から第255ビット目までをビットレート増加で創出した空エリアとし、前記空エリアのうち、第1ビット目をオーバーヘッドエリアとし、第240ビット目から第255ビット目までのエリアを符号用チェックビットエ

リアとするステップと、

前記 16 個の外符号サブブロックの各々に対して独立に、ガロア体 (256) 上の 8 個エラー訂正リードソロモン符号 (255、239) による符号化を行い、そのチェックビットを前記符号用チェックビットエリア内に配置して、16 個の符号化サブブロックとするステップと、

前記オーバーヘッドエリア内に、前記符号化サブブロックの開始位置を示すフレーミングパターンと、ネットワークの OAM&P 用の複数の情報を挿入するステップと、

前記 16 個の符号化サブブロックに所定のスクランブルを施して 16 個のスクランブル化符号化サブブロックとするステップと、

前記 16 個のスクランブル化符号化サブブロック、すなわち 128 個に並列化された状態の信号の各々を 1 ビット毎にインターリーブして、ビットレートが $\{\xi \times (255 \div 238)\} \text{ Gbit/s}$ の 1 個のシリアルなスーパー FEC 信号とするステップとを有することを特徴とするエラー訂正符号の構成方法。

【請求項 45】

所定のフレーム構造と、所定のオーバーヘッドエリアと、所定のエラー訂正符号を具備するスーパー FEC 信号をエラー訂正復号する復号方法であって、

前記スーパー FEC 信号は、 ξ を 2、48832 よりも大きい所定の値として $\{\xi \times (255 \div 238)\} \text{ Gbit/s}$ のビットレートを有し、

前記スーパー FEC 信号を 1 ビット毎にデ・インターリーブして 128 個の系統に並列化することを順次繰り返して、各々 $\{(\xi \div 128) \times (255 \div 238)\} \text{ Gbit/s}$ のビットレートを有する 128 個の並列化 FEC 信号とするステップと、

以降のステップでは、全ての信号を 128 個に並列化した状態で処理し、各 1 個当たりの処理速度を $\{(\xi \div 128) \times 1000\} \text{ Mbit/s}$ 以上、かつ $\{(\xi \div 128) \times (255 \div 238) \times 1000\} \text{ Mbit/s}$ 以下とし、

前記オーバーヘッドエリアに挿入されているフレーミングパターンを検出して、前記並列化 FEC 信号の時間的並びと並列的並びを調整して 16 個のスクランブル化符号化サブブロックの配置を再現するステップと、

前記 16 個のスクランブル化符号化サブブロックに所定のデスクランブルを施して 16 個の符号化サブブロックを再現するステップと、

前記オーバーヘッドエリア内の所定の位置に挿入されているネットワークの OAM&P 用の複数の情報を抽出して所定の処理を施すステップと、

前記 16 個の符号化サブブロックの各々に対して独立に、ガロア体 (256) 上の 8 個エラー訂正リードソロモン符号 (255、239) による復号を行って、16 個の復号サブブロックとするステップと、

前記 16 個の復号サブブロックから 128 個のレートアップサブブロックを再現するステップと、

前記 128 個のレートアップサブブロックの各々のビットレートを $(238 \div 255)$ 倍に減少して $(\xi \div 128)$ Gbit/s とすることによって、長さを 255 ビットから 238 ビットに減少し、オーバーヘッドエリアと符号用チェックビットエリアを除去し、時系列で第 2 ビット目から第 239 ビット目の情報を残して 128 個の並列化クライアントブロックを再現するステップと、

前記 128 個の並列化クライアントブロックの各々を 1 ビット毎にインターリーブして、ビットレートが (ξ) Gbit/s の 1 個のシリアルなクライアント信号を復元するステップとを有することを特徴とする復号方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、光通信網に好適なエラー訂正符号の構成 (エンコード) 方法、復号 (デコード) 方法、伝送装置、及びネットワーク構成に関する。

【0002】

【従来の技術】

今日、LSI 等のデジタル信号処理技術の発達に伴い、高い信号品質を確保する目的で、エラー訂正符号の符号化・復号化技術が広い分野で使用されている。特に数学的に整然とした体系を有するブロック符号の中で、情報の透過性から組織符号と呼ばれる符号が工学的に専ら用いられる。これは、連続した信号系列を一定のブロック毎に区切り、各ブロック毎に符号化を行うもので、信号内の予

め定められた空領域に検査ビットを付加するのみで、元の信号情報は操作されないという特徴を有する。ブロック符号としては古くからハミング符号、BCH符号 (Bose-Chaudhuri-Hocquenghem code)、リードソロモン符号等が用いられている。以降、エラー訂正符号の符号化・復号化を単に符号化、復号化と呼ぶ。

【0003】

一方、大容量のデータ伝送が可能な光ファイバ通信は光ファイバという比較的高品質な伝送路を媒体としており、そのビットエラーレートは通常10のマイナス10乗以下である。また、現用系の光ファイバに対して予備系の光ファイバを具備する冗長系構成とすることで信号劣化時の経路切替を容易に実現できる。このことから、システム的にエラー訂正符号の使用を前提としていなかった。この光ファイバ通信の代表例として、世界的な規格が存在するデジタル同期伝送システムが挙げられる。このシステムは国際電気通信連合（以下、ITU-Tと称する）が勧告G.707等で定めたSDH (Synchronous Digital Hierarchy) (1988年制定)、およびアメリカ標準化委員会（以下、ANSIと称する）が規格T1.105で定めたSONET (Synchronous Optical Network) (1991年制定)として、広く世界中の幹線系の伝送網で普及している。

【0004】

光ファイバ通信へのエラー訂正符号導入の例外として、海底用の光伝送システムについてITU-Tが勧告G.975 (1996年制定)で規定したフレームフォーマットに8個エラー訂正リードソロモン符号 (255, 239)を適用したものが挙げられる。また、本発明にもっとも近い公知例として特開昭62-221223号公報が挙げられる。

【0005】

【発明が解決しようとする課題】

今日のインターネット通信の普及とあいまって、光ファイバ通信を用いた幹線網や地域網では伝送するデータ容量の大容量化に迫られており、時分割多重や、波長分割多重、及びこれらの複合技術によって実現されつつある。

【 0 0 0 6 】

しかし、時分割多重度が大きくなるにつれ、信号のビット幅が狭まり、光ファイバ固有の物理的性質である種々の分散や非線形性の影響を受けて信号品質が劣化する為、ある一定の信号品質を保てる伝送距離が短くなる。光ファイバ通信では品質として10のマイナス12乗以下のビットエラーレートを保証する 경우가多く、多重度は2の倍数毎へと増加する傾向がある。また、光ファイバの持つ分散や非線形性により、一定の送信光パワーに対して伝送可能な距離は多重度の2乗に反比例する為、多重度が2倍になった場合、伝送可能な距離は4分の1となる。これは6 dBの劣化損失に相当する為、伝送距離を維持したまま、時分割多重によって伝送容量を2倍にアップグレードするには6 dB以上の損失補償が必要となる。従ってこの損失補償をエラー訂正符号を使用して得る場合6 dB以上の符号化利得が必要となる。8個エラー訂正リードソロモン符号の利得は、約7%の伝送レート上昇を考慮して、10のマイナス12乗のビットエラーレートに対して5.4 dBである為、このエラー訂正符号だけでは上記した伝送容量2倍化を実現するのに十分でない。

【 0 0 0 7 】

また、波長分割多重度が大きくなるにつれ、1本の光ファイバ心線中を伝送する複数の光信号の各々の波長間隔が隣接し、分離度が劣化し、上記と同様に伝送距離が短くなる。あるいは、互いの波長間隔が分離度を劣化させない程度に十分離れている場合でも、各々の波長のビットレートが全て同一でない場合、伝送距離は最も高いビットレートによって決まる為、低ビットレートの光信号はより遠方まで伝送できるにも関わらずその伝送距離を制限された使用しかできないこととなる。1本の光ファイバ心線中を伝送する複数の光信号のビットレートは世代時期によって異なるものの、一時期で見るとその比率は2倍程度であることが多い。従って上記例と同様の理由から、波長分割多重伝送において、異種ビットレートの光信号が混在する場合に伝送距離を最大化する為には、高ビットレート信号に対して6 dB以上の損失補償が必要となるが、8個エラー訂正リードソロモン符号だけでは実現するのに十分でない。

【0008】

さらに、伝送容量を増大しない代わりに網建設に関わるコストを低減する目的で電氣的にデジタル信号の再生を行う中継装置や端局装置間の距離（単に中継間隔と呼ぶ）を長くして中継装置の数を減らす場合、中継間隔が長くなるほど信号品質も劣化する。例えば、中継間隔を4倍にする場合、6dB以上の損失補償が必要となるが、8個エラー訂正リードソロモン符号だけでは実現するのに十分でない。

【0009】

また、インターネット通信の増大はIEEE (Institute of Electrical and Electronics Engineers, Inc.) の規格802.3zにて規定される1000Base-SX、1000Base-LX、1000Base-CXの通称ギガイーサ信号の需要を増大し、ギガイーサ信号を光信号として収容する地域網や、幹線網内で長距離の区間を伝送する必要が生じている。ギガイーサ信号は、リンク層よりも上位層でのエンド・トゥー・エンド通信を前提としたARQ (Auto Repeat Request) と呼ばれる再送要求方式を用いている為、エラー訂正符号を具備していない。

【0010】

また、勧告G.975のエラー訂正方式は、2.48832Gbit/sのビットレートを有するSDHのSTM-16信号を1ビット毎に並列化し、各々238ビットの長さを有する(8×n)個のサブフレームに分割し、8個のサブフレーム毎に8個エラー訂正リードソロモン符号(255, 239)化を行い、そのチェックビットとフレーミング構造用の情報を付け足して、サブフレーム長を各々255ビットに変換し、変換した(8×n)個のサブフレームを1ビット毎にインターリーブし、約2.666Gbit/sのビットレートを有するFECフレームとしている。そして、エンコーダとデコーダを容易に構成する為に上記のnの値を16とする手法がよく用いられており、この場合1個当たりのサブフレームの処理速度は約21（正確には $19.44 \times 255 \div 238$ ）Mbit/sとなる。

【 0 0 1 1 】

しかしビットレートが上記の4倍の9.95328 Gbit/sであるSDHのSTM-64、あるいはSONETのOC-192信号をFECフレーム化する場合、まず4個のSTM-16相当の信号に並列に分割する必要がある。何故ならば勧告G.975のエラー訂正方式は、STM-16信号を最小単位としている為である。よってこの場合、上記のnの値を16から64へと4倍にすることとなり、エンコーダやデコーダ内での処理速度は先の約21 Mbit/sと同一となるが、4倍の規模が必要となる。例えば1個あたり約170 Mbit/sの処理能力を有するエンコーダ・デコーダを用いる場合、STM-16信号に対して16個で済んでいたのが、STM-64信号に対しては64個必要となるし、1個あたり約2.7 Gbit/sの処理能力を有するエンコーダ・デコーダを用いる場合は、1個で済んでいたのが4個必要となる。この規模の増大はビットレートの増加に比例する。この為、クライアント信号がSTM-64等の場合、エンコーダ・デコーダを含むコーデック装置が大型化し、装置の価格の増加をもたらすこととなる。

【 0 0 1 2 】

本発明の課題は、光信号の時分割多重度を増加した際に元の伝送距離を維持したり、また波長分割多重下において異なるビットレートの光信号が混在する場合の伝送距離を最大化したり、さらに時分割の多重度を変えない条件下で中継間隔を増加させたりするのに好適なエラー訂正符号の構成方法と、これを用いた伝送装置及びネットワークを提供することにある。

【 0 0 1 3 】

特に、1心の光ファイバ中を伝送する光信号の時分割多重度が2倍程度になった際や、このような光信号を波長多重した際に元の伝送距離を維持したり、光信号の中継間隔を4倍に増加することを実現するのに十分な利得を有するエラー訂正符号の構成方法と、これを用いた伝送装置及びネットワークを提供することにある。

【 0 0 1 4 】

さらに、8個エラー訂正リードソロモン符号を導入した既存の伝送網との相互

接続性を確保しつつより高い利得を有するエラー訂正符号の構成方法と、これを用いた伝送装置及びネットワークを提供することにある。

【0015】

また、ギガイーサ信号の長距離伝送に適したエラー訂正符号の構成方法と、これを用いた伝送装置及びネットワークを提供することにある。

【0016】

さらに、クライアント信号がSTM-16以上のビットレートを有する場合に、装置規模の増大を抑制するエラー訂正符号の構成方法と、これを用いた伝送装置及びネットワークを提供することにある。

【0017】

【課題を解決するための手段】

上述した課題を解決するために、本発明によるエラー訂正符号の構成方法では、一定のビットレートのクライアント信号をaバイト毎に区切って符号情報ブロックとし、符号情報ブロックとbバイトの空エリアを有し、 c/a の比率が110%以上となるようにビットレートを上昇させてcバイトの符号ブロック3とし、符号ブロック内の符号情報ブロックを、10のマイナス12乗のビットエラーレートに対して6dB以上の符号化利得を有するようにエラー訂正符号化し、そのチェックビットを空エリア内に配置してスーパーFEC信号とした。

【0018】

あるいは一定のビットレートのクライアント信号を $(K_r \times K_c)$ バイト毎に区切って情報ブロック100とし、情報ブロック100のビットレートを $\{(N_r \times N_c) \div (K_r \times K_c)\}$ 倍に増加して、 $(N_r \times N_c)$ バイトの符号化ブロック130とし、情報ブロック100を任意の δ バイト毎に K_r 回のインターリーブを施して符号化ブロック130内の $(K_r \text{ 行} \times K_c \text{ 列})$ 内に配置し、空エリア110B, 110C, 120Bを創出する。そして K_r 個の各行の符号サブブロック10-i ($i=1, 2, 3, \dots, K_r$) 毎にk個エラー訂正符号化(C1符号化)を行い、そのチェックビットを空エリア110B内に配置する。この後、 K_r 個の符号サブブロック10-iの各々から連続するmバイトずつとりだして、 j m個の $(m \times N_r)$ バイトの符号サブブロック20-j ($j=1, 2,$

3、…、 j_m) 毎に n 個エラー訂正符号化 (C 2 符号化) を行い、そのチェックビットを空エリア 1 2 0 B 内に配置する。

【0 0 1 9】

そして $\{ (N_r \times N_c) \div (K_r \times K_c) \}$ が 1 0 0 分率で 1 1 0 % 以上 1 3 0 % 以下となるようにし、かつ C 1 符号化と C 2 符号化を組み合わせた擬似的な積符号ないしは接続符号とすることにより、1 0 のマイナス 1 2 乗のビットエラーレートに対して 6 d B 以上の符号化利得を有するスーパー F E C 信号とした。

【0 0 2 0】

また、クライアント信号の種類の種類に関わらず、同一のフレーム構造を用いることとした。

【0 0 2 1】

【発明の実施の形態】

以下、図面を用いながら詳細に説明する。

本実施例に適用される信号は、一定長の符号ブロックに区切ることができる一定のビットレートを有する信号であり、適用するエラー訂正符号は組織符号である。例えば S D H や S O N E T の伝送信号は、1 2 5 マイクロ秒を周期とするフレーム化された信号であり、任意に一定長の符号ブロックに区切ることができるので上記範疇に含まれる。

【0 0 2 2】

以下では、リードソロモン符号はガロア体 (2 5 6) 上の符号とし、B C H 符号は 2 元 B C H 符号とする。また、リードソロモン符号を単に R S 符号と略す。

【0 0 2 3】

(実施例 1)

本発明の実施の形態であるエラー訂正符号化方法の実施例を図 1、図 2、図 2 0 および図 2 1 を用いて説明する。

図 1 と図 2 は情報データエリアと符号化エリアをフレーム図として示したものである。

【0 0 2 4】

(符号化側の説明)

クライアント側の通信路からクライアント信号を受信してエラー訂正符号化を行った後にスーパーFEC信号としてスーパーライン側へ送信する符号化側について記述する。

【0025】

クライアント信号は実際は電気信号でも光信号でもどちらでもよいが、光信号の場合は電気信号に変換したものをクライアント信号とする。

【0026】

ビットの並びが時系列的にシリアルなクライアント信号を($K_r \times K_c$)バイト毎のブロック(第1被符号化情報ブロックと呼ぶ)に区切り、第1被符号化情報ブロックの各々を所定の連続するバイト毎(δ バイト毎)に K_r 段に並列展開する。

【0027】

ここで K_r 、 K_c は任意の整数値で、例えば $K_r = 16$ 、 $K_c = 238$ である。図1の白抜きで示したエリア100が並列展開された第1被符号化情報ブロックを表す。また、図1の小四角一マスは1バイトを示しており、バイト内のビットの向きは行方向でも列方向でもよく、行方向の場合は K_r ビット分の並列展開、列方向の場合は($K_r \times 8$)ビット分の並列展開となる。以下では、バイト内のビットの向きに関わらず、 K_r 段の並列展開として扱うが、列方向の場合は($K_r \times 8$)を新たに K_r として以降と同様に処理してもよい。

【0028】

また、並列展開の順序は、シリアルなクライアント信号上の連続する δ バイト分を図1の第1行目のシリアルな δ バイト分にマッピングし、クライアント信号上の次の連続する δ バイト分を第2行目のシリアルな δ バイト分にマッピングするという具合に行う。なお δ の値は K_c の約数であれば任意でよく、例えば1でもよいし、クライアント信号がSONET/SDH信号の場合はその多重化則のインターリーブのバイト数でもよい。さらに、この並列展開において δ バイト毎の代わりに δ ビット毎としてもよい。 δ ビット毎とする場合は、以降の説明で“ δ バイト毎”を“ δ ビット毎”に置き換えればよい。このクライアント信号のシリアルなビットやバイトの並びと、並列信号のそれとの関係を図20に示す。図

中の $K_c *$ は K_c を δ で割った値である。

【0029】

図20はクライアント信号を並列化クライアント信号にする際、あるいはその逆の際のデータのビットやバイトの並びの関係を示している。

【0030】

クライアント信号を並列化クライアント信号に並列化する際は、シリアルなクライアント信号上の連続する δ バイト分 ($\#1-1$) を並列信号の第1行目のシリアルな δ バイト分 ($\#1-1$) にマッピングし、シリアルなクライアント信号上の以降の連続する各 δ バイト分 ($\#2-1$ 、 $\#3-1$ 、 \dots 、 $\#K_r-1$) を並列信号の第2行目～第 K_r 行目の各 δ バイト分 ($\#2-1$ 、 $\#3-1$ 、 \dots 、 $\#K_r-1$) にマッピングすることで、シリアルなクライアント信号上の連続する ($K_r \times \delta$) バイト分を K_r 個に並列化する。シリアルなクライアント信号上で、以降の連続する ($K_r \times \delta$) バイト分についても上記と同様に K_r 個に並列化する。勿論このようにして並列化した信号は装置内で各列が同時に伝送される。

【0031】

逆に、並列化クライアント信号をクライアント信号にシリアル化する際は、上記と逆の操作を施す。

【0032】

並列展開された ($K_r \times K_c$) バイトの第1被符号化情報ブロック信号を受け取り、そのビットレートを ($N_c \div K_c$) 倍に増加して ($K_r \times (N_c - K_c)$) バイトの空エリアを作る。図1の右斜線で示したエリア110Bとエリア110Cがこれに相当する。ここで N_c は任意の整数値であり、例えば255である。

【0033】

次にまず、 K_r 個の各行 (各々 N_c バイト) を符号サブブロック $10-i$ ($i = 1, 2, \dots, K_r$) として、各符号サブブロック $10-i$ 毎に独立に第1の符号化 (C_1 符号と呼ぶ) を行う。具体的には符号サブブロック $10-i$ の各々において、エリア110A内の第1列から第 ($K_c + 1$) 列の合計 ($K_c + 1$) バイトに対して C_1 符号化のチェックビット計算を行い、チェックビットをエリア

110B内の第($K_c + 2$)列から第 N_c 列の合計($N_c - K_c - 1$)バイトの中に配置する。

【0034】

このC1符号の例として、 ϕ 個エラー訂正RS符号(n_a, k_a)や、 η 個エラー訂正BCH符号(n_b, k_b)を用いることができる。

【0035】

ここで、一般にRS符号(n_a, k_a)の表記は、符号長が n_a 個のシンボル、情報長が n_b 個のシンボル、チェックビットが($n_a - n_b$)個のシンボルであることを意味し、ガロア体(256)上の符号の場合、1個のシンボルは1バイトである。また、BCH符号(n_b, k_b)の表記は、符号長が n_b ビット、情報長が k_b ビット、チェックビットが($n_b - k_b$)ビットであることを意味する。

【0036】

上記のRS符号としては、 N_c が255以下の場合、各パラメータが

$$1 \leq \phi \leq [(N_c - K_c - 1) \div 2]$$

$$n_a = N_c$$

$$k_a = n_a - 2 \times \phi$$

の各式を満たす符号を使用できる。

【0037】

また、 N_c が256の場合は、1バイト分を符号領域から除外することが必要で、第1列目を除外領域とする場合は、各パラメータが

$$1 \leq \phi \leq [(N_c - K_c - 1) \div 2]$$

$$n_a = N_c - 1$$

$$k_a = n_a - 2 \times \phi$$

の各式を満たすRS符号を使用できるし、

第256列目を除外領域とする場合は、各パラメータが

$$1 \leq \phi \leq [(N_c - K_c - 2) \div 2]$$

$$n_a = N_c - 1$$

$$k_a = n_a - 2 \times \phi$$

の各式を満たす R S 符号を使用できる。ここで $[z]$ は z 以下の最大の整数を表す。

【 0 0 3 8 】

一方、上記の B C H 符号については、符号サブブロック $10-i$ の各々のビット数を N_p 、符号サブブロック $10-i$ の各々の第 2 列目から第 (K_c+1) 列目までのビット数を K_p とし、

N_p が 2 の階乗でない場合は、 r を

$$N_p < (2 \text{ の } r \text{ 乗})$$

を満たす最小の整数として、各パラメータが

$$1 \leq \eta \leq [(N_p - K_p - s) \div r]$$

$$n_b = N_p$$

$$k_b = n_b - r \times \phi$$

の各式を満たすガロア体 (2 の r 乗) を基礎とする B C H 符号が使用できる。

【 0 0 3 9 】

また、 N_p が 2 の r 乗の場合は、1 ビット分を符号領域から除外することが必要で、例えば符号サブブロック $10-i$ の各々の最後の 1 ビットを除外領域として、各パラメータが

$$1 \leq \eta \leq [(N_p - K_p - s - 1) \div r]$$

$$n_b = N_p - 1$$

$$k_b = n_b - r \times \phi$$

の各式を満たすガロア体 (2 の r 乗) を基礎とする B C H 符号が使用できる。

【 0 0 4 0 】

ここで s は、 K_r 段の並列展開の並列展開数が $(K_r \times 8)$ ビット分であり各ビット毎に符号サブブロック $10-i$ ($i = 1, 2, \dots, K_r \times 8$) を構成する場合に限り 1 であり、それ以外では 8 である。

【 0 0 4 1 】

上記の k_a が (K_c+1) よりも大きい場合や、 k_b が (K_p+s) よりも大きい場合は、エリア 110B 内のチェックビットに必要な領域以外を、符号化の情報領域としてもよいし、あるいは仮想的な固定値としてもよい。

【 0 0 4 2 】

また、C 1 符号で、上記 n_a が 2 5 5 に満たない場合や、 n_b が $((2 \text{ の } r \text{ 乗}) - 1)$ に満たない場合は、理論的に不足する情報を仮想的にゼロに見立てた短縮化符号とする。

【 0 0 4 3 】

次に C 1 符号化された K_r 個の符号サブブロック $10-i$ ($i = 1, 2, \dots, K_r$) 全体の $(K_r \times N_c)$ バイトを第 2 被符号化情報ブロックとし、並列段数を K_r から N_r に増加して $\{(N_r - K_r) \times N_c\}$ バイトの空エリアを作る。図 2 の白抜きで示したエリア 1 2 0 A が第 2 被符号化情報ブロックを、右斜線で示したエリア 1 2 0 B が空エリアに相当する。ここで N_r は K_r よりも大きい任意の整数値で、例えば 1 8 である。

【 0 0 4 4 】

この並列段数増加後の信号を任意の m 個の列毎、すなわち $(N_r \times m)$ バイト毎に区切った各々を符号サブブロック $20-j$ ($j = 1, 2, \dots, j_m$) とし、符号サブブロック $20-j$ 毎に独立に第 2 の符号化 (C 2 符号と呼ぶ) を行う。具体的には符号サブブロック $20-j$ の各々において、エリア 1 2 0 A 内の第 1 行から第 K_r 行の合計 $(K_r \times m)$ バイトに対して C 2 符号化のチェックビット計算を行い、チェックビットをエリア 1 2 0 B 内の第 $(K_r + 1)$ 行から第 N_r 行の合計 $\{(N_r - K_r) \times m\}$ バイト内に配置する。ここで j_m は $\langle N_c \div m \rangle$ で、 $\langle z \rangle$ は z 以上の最小の整数値を表す。

【 0 0 4 5 】

ここでまた、符号サブブロック $20-j$ ($j = 1, 2, \dots, j_m$) のチェックビットを、次の符号サブブロック $20-(j+1)$ 内のチェックビットエリアにずらして配置することも可能で、これにより符号化での遅延時間の発生を抑制することができる。この場合、最後の符号サブブロック $20-j_m$ のチェックビットは、次のフレームの符号サブブロック $20-1$ 内に配置する。

【 0 0 4 6 】

また、 m が 1 を含む N_r の約数でない時、最後の符号サブブロック $20-j_m$ の列数は m 個未満となる。このような場合は、符号サブブロック $20-j_m$ を C

2符号化対象から外すか、又は次の第2被符号化情報ブロックへとまたがって区切りなくC2符号化すればよい。後者の場合、第1列目の使用方法にて後述するように特定のフレーミングパターンを挿入することで適切な符号・復号を実現できる。

【0047】

このC2符号の例として、 λ 個エラー訂正RS符号(n_d, k_d)や、 ρ 個エラー訂正BCH符号(n_e, k_e)を用いることができる。

【0048】

上記のRS符号としては、 N_r が255以下の場合は、各パラメータが

$$1 \leq \lambda \leq [(N_r - K_r) \times m \div 2]$$

$$n_d = N_r$$

$$k_d = n_d - 2 \times \lambda$$

の各式を満たす符号を使用できる。

【0049】

また、 N_r が256の場合は、1バイト分を符号領域から除外することが必要で、エリア120B内の所定バイトを除外領域とし、各パラメータが

$$1 \leq \lambda \leq [\{(N_r - K_r) \times m - 1\} \div 2]$$

$$n_d = N_r - 1$$

$$k_d = n_d - 2 \times \lambda$$

の各式を満たすRS符号を使用できる。

【0050】

一方、上記のBCH符号については、符号サブブロック20-jの各々のビット数を N_q 、符号サブブロック20-jの各々の第1行目から第 N_r 行目までのビット数を K_q とし、

N_q が2の階乗でない場合は、 r を

$$N_q < (2 \text{ の } r \text{ 乗})$$

を満たす最小の整数として、各パラメータが

$$1 \leq \rho \leq [(N_q - K_q) \div r]$$

$$n_e = N_q$$

$$k_e = n_e - r \times \rho$$

の各式を満たすガロア体（2のr乗）を基礎とするBCH符号が使用できる。

【0051】

また、 N_p が2のr乗の場合は、1ビット分を符号領域から除外することが必要で、エリア120B内の所定ビットを除外領域とし、各パラメータが

$$1 \leq \rho \leq [(N_q - K_q - 1) \div r]$$

$$n_e = N_q - 1$$

$$k_e = n_e - r \times \rho$$

の各式を満たすガロア体（2のr乗）を基礎とするBCH符号が使用できる。

【0052】

上記の k_d が（ $K_r \times m$ ）よりも大きい場合や、 k_e が K_q よりも大きい場合は、エリア120B内のチェックビットに必要な領域以外を、符号化の情報領域としてもよいし、あるいは仮想的な固定値としてもよい。

【0053】

また、C2符号で、上記の n_d が255に満たない場合や、 n_e が（（2のr乗）-1）に満たない場合は、理論的に不足する情報を仮想的にゼロに見立てた短縮化符号とする。

【0054】

上記の如くC1符号化とC2符号化された（ $N_r \times N_c$ ）バイトの既符号化ブロック130を、最初に第1被符号化情報ブロックを並列展開した時と逆の順序でεバイト毎に行から行へと N_r 段のインターリーブを施してビットの並びが時系列的にシリアルなデジタル信号に変換し、必要に応じてスクランブルを施した後、スーパーFEC信号としてスーパーライン側へ送信する。ここでインターリーブの順序は、図2の第1行目の連続するεバイト分をシリアルなデジタル信号上の連続するεバイト分にマッピングし、第2行目の連続するεバイト分をシリアルなデジタル信号上の次の連続するεバイト分にマッピングするという具合に行う。なおεの値は N_c の約数であれば任意でよく、例えば1でもよいし、δと同じでもよいし、クライアント信号がSONET/SDH信号の場合はその多重化則のインターリーブのバイト数でもよい。また上記においてεバイト毎の代わ

りに ε ビット毎としてもよい。 ε ビット毎とする場合は、上記と以降の説明で“ ε バイト毎”を“ ε ビット毎”に置き換えればよい。並列信号とシリアル化後のスーパーFEC信号のシリアルなビットやバイトの並びの関係を図21に示す。図中の $N_c *$ は N_c を ε で割った値である。

【0055】

図21はスーパーFEC信号を並列信号にする際、あるいはその逆の際のデータのビットやバイトの並びの関係を示している。

【0056】

スーパーFEC信号を並列信号にする際は、シリアルなスーパーFEC信号上の連続する ε バイト分 ($\#1-1$) を並列信号の第1行目のシリアルな ε バイト分 ($\#1-1$) にマッピングし、スーパーFEC信号上の以降の連続する各 ε バイト分 ($\#2-1$ 、 $\#3-1$ 、…、 $\#N_r-1$) を並列信号の第2行目～第 N_r 行目の各 ε バイト分 ($\#2-1$ 、 $\#3-1$ 、…、 $\#N_r-1$) にマッピングすることで、スーパーFEC信号上の連続する ($N_r \times \varepsilon$) バイト分を N_r 個に並列化する。スーパーFEC信号上で、以降の連続する ($N_r \times \varepsilon$) バイト分についても上記と同様に N_r 個に並列化する。勿論このようにして並列化した信号は装置内で各列が同時に伝送される。

【0057】

逆に、並列信号をスーパーFEC信号にシリアル化する際は、上記と逆の操作を施す。

なお、図20の並列信号に、C1符号用のチェックビットとC2符号用のチェックビットが付いたものが図21の並列信号である。

【0058】

結果として、スーパーFEC信号のビットレートはクライアント信号のビットレートの $\{(N_r \div K_r) \times (N_c \div K_c)\}$ 倍となる。なお、スクランブルは適当に並列化して行ってもよく、例えばインターリーブを施す前の N_r 段の並列化信号に対して行ってもよい。

【0059】

上記において、一定のビットレートのクライアント信号を ($K_r \times K_c$) バイ

トの第1被符号化情報ブロック毎に区切った後、ビットレートを一度に $\{(N_r \times N_c) \div (K_r \times K_c)\}$ 倍に増加して、 $(N_r \times N_c)$ バイトの既符号化ブロック130相当とし、 $(K_r \times K_c)$ バイトの第1被符号化情報ブロックを1バイト毎に K_r 回のインターリーブを施して既符号化ブロック130相当内の $(K_r \text{ 行} \times K_c \text{ 列})$ 内に配置し、空エリア110B, 110C, 120Bを創出してもよい。

【0060】

(第1列目の使用方法、挿入方法)

図1、図2の第1列目には受信側で同期を確立する為のフレーミングパターンや伝送網のOAM&P (Operation, Administration, Maintenance and Provisioning) 用のオーバーヘッドを挿入する。具体的には $(K_r \times K_c)$ バイトの第1被符号化情報ブロックのビットレートを $(N_c \div K_c)$ 倍に増加した以降の段階において、第1列目の一部又は全てのエリアにフレーミングパターンを、残りのエリアに伝送網のOAM&P用のオーバーヘッドを挿入する。なお、OAM&P用のオーバーヘッドは別段挿入しなくてもよい。

【0061】

ここで、フレーミングパターンは少なくとも2種類以上の予め定めた固定値を挿入するものとし、その際パターン値の同一のものはインターリーブ方向に連続して配置することとする。例えば、第1行から第 i_x 行までの i_x バイトのフレーミングエリアF1にはSONETやSDHで規定されるA1バイトと同一値 $(F6)_{hex}$ を、第 $(i_x + 1)$ 行から第 i_y 行までの $(i_y - i_x)$ バイトのフレーミングエリアF2にはSONETやSDHで規定されるA2バイトと同一値 $(28)_{hex}$ を挿入するという具合である。ここで、 $(z)_{hex}$ は16進数表現である。また、 i_x と i_y は、 $1 \leq i_x < i_y \leq N_r$ を満たす任意の整数値であり、例えば i_z を1以上 $[N_r \div 2]$ 以下の任意の整数値として、 $(i_x, i_y) = (i_z, i_z \times 2)$ でもよい。

【0062】

勿論、フレーミングパターン値はこれ以外でもよく、ビットの値として同一

値ができるだけ連続しないパターン値でよい。

【 0 0 6 3 】

あるいは、複数個（ p 個）の第 2 被符号化情報ブロックまたは複数個（ p 個）の既符号化ブロックを 1 個のマルチフレームとし、1 個のマルチフレーム内の 1 番目の第 2 被符号化情報ブロックまたは複数個の既符号化ブロックの第 1 列目の一部又は全てのエリアに予め定めたフレーミングパターンを挿入し、残りのエリア及び 2 番目から p 番目の各ブロックの第 1 列目に伝送網の OAM & P の為のオーバーヘッドを挿入してもよい。

【 0 0 6 4 】

さらに上記したように m が 1 を含む N_r の約数でない場合で、現在の第 2 被符号化情報ブロックの最後の符号サブブロック $20 - j_m$ を次の第 2 被符号化情報ブロックへとまたがって区切りなく C 2 符号化する場合、現在の第 2 被符号化情報ブロックの第 1 列目にフレーミングパターンセット A を挿入し、次の第 2 被符号化情報ブロック以降から、ある符号サブブロック $20 - j_p$ ($1 \leq j_p \leq j_m$) がちょうど第 N_r 列目で終了する第 2 被符号化情報ブロックまでの各々のブロックの第 1 列目にフレーミングパターンセット A と異なるフレーミングパターンセット B を挿入する。復号側ではこのフレーミングパターンセット A を検出することによって、符号サブブロック $20 - 1$ が第 1 列目から始まる第 2 被符号化情報ブロックを検出でき、最初にこのブロック位置を検出した時に復号動作を開始することで適切な復号動作を実現できる。フレーミングパターンセット A の例として、フレーミングエリア F1 への挿入値を (F6) hex、フレーミングエリア F2 への挿入値を (28) hex とし、この時のフレーミングパターンセット B の例として、フレーミングエリア F1 への挿入値を (AA) hex、フレーミングエリア F2 への挿入値を (33) hex としてもよい。

【 0 0 6 5 】

なお、フレーミングパターンセット B の代わりに伝送網の OAM & P の為のオーバーヘッドを挿入してもよい。

【 0 0 6 6 】

また、上記したようにスーパー FEC 信号にスクランブルを施す場合、フレー

ミングパターンの挿入エリアはスクランブルしない。

【 0 0 6 7 】

(復号側の説明)

スーパー F E C 信号を受信して復号を行った後にクライアント信号としてクライアント側の通信路へ送信する復号側について記述する。

【 0 0 6 8 】

復号側では符号化側と逆の順序で信号を処理する。上記の如く符号化されたスーパー F E C 信号をスーパーライン側の伝送路を経由して受信し、フレーム同期をとった後、必要に応じてデスクランブルを施し、 $(N_r \times N_c)$ バイト毎の既符号化ブロックに区切った各々を ε バイト毎に N_r 段に並列展開 (デインターリーブ) する。図 2 の全体の領域が並列展開された既符号化ブロックに相当する。なお、フレーム同期やデスクランブルは適当に並列化して行ってもよく、例えばこの段階で ε バイト毎に N_r 段に並列展開してもよい。

【 0 0 6 9 】

ここでデインターリーブの順序は、図 2 1 に示すように、シリアルなスーパー F E C 信号上の連続する ε バイト分を図 2 の第 1 行目のシリアルな ε バイト分にマッピングし、スーパー F E C 信号上の次の連続する ε バイト分を第 2 行目のシリアルな ε バイト分にマッピングするという具合に行う。

【 0 0 7 0 】

この後、まず、 j_m 個の符号サブブロック $20-j$ ($j=1, 2, \dots, j_m$) に対して受信した順に独立に C 2 符号の復号 (C 2 復号と呼ぶ) を行う。

【 0 0 7 1 】

次に C 2 復号された j_m 個の符号サブブロック $20-j$ ($j=1, 2, \dots, j_m$) 内の $\{(N_r - K_r) \times N_c\}$ バイトの C 2 符号用チェックビットエリア 120 B を終端して消去する、または以降の過程において一切無視する。

【 0 0 7 2 】

C 2 復号後の K_r 個の符号サブブロック $10-i$ ($i=1, 2, \dots, K_r$) に対して各々に独立に C 1 符号の復号 (C 1 復号と呼ぶ) を行う。

【0073】

最後にC1復号後の符号サブブロック $10-i$ ($i=1, 2, \dots, K_r$)のビットレートを $(K_c \div N_c)$ 倍に減少して $\{K_r \times (N_c - K_c)\}$ バイトのC1符号用のチェックビットエリア、フレーミングパターンエリア、オーバーヘッドエリアを消去した後、図1の第1行から第 K_r 行まで、 δ バイト毎に行から行へと K_r 段のインターリーブを施して元のビットの並びが時系列的にシリアルなクライアント信号を復元し、必要に応じて光信号へと変換して、クライアント側の通信路へ出力する。ここでインターリーブの順序は、図20に示すように、図1の第1行目の連続する δ バイト分をシリアルなクライアント信号上の連続する δ バイト分にマッピングし、第2行目の連続する δ バイト分をシリアルなクライアント信号上の次の連続する δ バイト分にマッピングするという具合に行う。

【0074】

(オーバーヘッドの分離・終端、性能監視方法の説明)

なお、伝送網のOAM&P用のオーバーヘッドの分離・終端処理は、フレーム同期確立後よりも後で、かつC1復号後の符号サブブロック $10-i$ ($i=1, 2, \dots, K_r$)に対するビットレート減少よりも前の特定の位置で行うものとする。また、伝送網のビットエラー数やビットエラーレートの性能監視に関しては、OAM&P用のオーバーヘッド中にBIP (Bit Interleaved Parity) のパリティを付加し、復号側で復号前と復号後の両方またはいずれか一方でのBIPのパリティ照合によって検出できるエラービット数から性能監視を行ってもよいし、あるいは復号器において直接訂正したエラービット数から性能監視を行ってもよい。さらに、C1符号又はC2符号のいずれかがリードソロモン符号かBCH符号であり、その生成多項式 $G(z)$ が $(z+1)$ の因子を含む場合は、復号器における α のゼロ乗に関するシンドローム計算の結果を用いて性能監視を行ってもよい。これは α のゼロ乗に関するシンドローム計算がBIPのパリティ照合と等価の機能を持つことを利用している。ここで、 α はリードソロモン符号やBCH符号が基礎とするガロア体 (2 の n 乗)の原始 n 乗根である。

【0075】

また、外部制御システムからビットエラー数やビットエラーレートのしきい値

を設定し、上記の性能監視方法によって得られた実際のビットエラー数やビットエラーレートと各々比較し、しきい値を超過した場合には劣化警報を外部制御システムに通知する方法を用いてもよい。

【 0 0 7 6 】

なお、RS符号やBCH符号の生成多項式の構成方法、チェックビットの計算方法、復号アルゴリズム、すなわちシンドロームの計算方法と、これに基いたエラー位置とエラー値の計算方法、符号長の短縮化を補償する方法については広く知られているので、その詳細は省略する。

【 0 0 7 7 】

本実施例により、10のマイナス12乗のビットエラーレートに対して6dB以上の十分な利得を有するエラー訂正符号を簡単に構成できる。その結果、時分割多重における多重度を増加した際の伝送距離の維持や、波長分割多重における異種ビットレートの光信号が混在する場合の伝送距離の最大化や、さらに時分割の多重度を変えない条件下で中継間隔を増加させたりするのに好適なエラー訂正符号を容易に構成することができる。

【 0 0 7 8 】

(実施例2)

本発明によるエラー訂正符号化方法の別の実施例を図3と図4に示す。ここで、図3と図4はデータの符号化エリアをフレーム図として示したものである。

【 0 0 7 9 】

図3、図4は各々図1、図2の実施例と同様であり、 $K_c = 238$ 、 $N_c = 255$ 、 $K_r = 16$ 、 $N_r = 18$ の場合である。

【 0 0 8 0 】

また、 $\delta = 1$ として、クライアント信号を1バイト毎に16バイトに並列化する。並列化した16バイトの各々が16個の行に対応する。さらに各々の1バイトを各ビット毎に並列化し、結果としてクライアント信号を128個に並列化する。

【 0 0 8 1 】

C1符号化用の符号サブブロック10-iを、16個の各行に対応した各々2

5 5 バイトの長さを持つ 1 6 個のサブブロックとすると、C 1 符号として、

- ・ 8 個エラー訂正 R S 符号 (2 5 5, 2 3 9)
- ・ ガロア体 (2 0 4 8) を基礎とする 1 1 個エラー訂正短縮化 B C H 符号 (2 0 4 0, 1 9 1 9)

のいずれかを適用できる。勿論、より訂正能力の低い符号を用いることもできる。

【 0 0 8 2 】

また、C 1 符号化用の符号サブブロック 1 0 - i を、1 2 8 個の並列化ビットに対応した各々 2 5 5 ビットの長さを持つ 1 2 8 個のサブブロックとすると、C 1 符号として、

- ・ ガロア体 (2 5 6) を基礎とする 2 個エラー訂正 B C H 符号 (2 5 5, 2 3 9)

を適用できる。

【 0 0 8 3 】

図 4 において m を 1 とすると、C 2 符号化用の符号サブブロック 2 0 - j は 2 5 5 個存在し、その各々のビットの並びは列方向にシリアルな並びとなる。この場合、C 2 符号として、

- ・ 1 個エラー訂正短縮化 R S 符号 (1 8, 1 6)
- ・ ガロア体 (2 5 6) を基礎とする 2 個エラー訂正短縮化 B C H 符号 (1 4 4, 1 2 8)

のいずれかを適用できる。

【 0 0 8 4 】

あるいは、m を 2 とし、C 2 符号化用の符号サブブロック 2 0 - j を 1 2 8 個作り、最後の符号サブブロック 2 0 - 1 2 8 にとって不足する 1 列分を仮想的にゼロと見なすことで、C 2 符号として、

- ・ 2 個エラー訂正短縮化 R S 符号 (3 6, 3 2)
- ・ ガロア体 (5 1 2) を基礎とする 3 個エラー訂正短縮化 B C H 符号 (2 8 8, 2 6 1)

のいずれかを適用できる。

【 0 0 8 5 】

あるいは、 m を8とし、C2符号化用の符号サブブロック20-jを32個作り、最後の符号サブブロック20-32にとって不足する1列分を仮想的にゼロと見なすことで、C2符号として、

- ・ 8個エラー訂正短縮化RS符号 (144, 128)
 - ・ ガロア体 (2048) を基礎とする11個エラー訂正短縮化BCH符号 (1152, 1031)
- のいずれかを適用できる。

【 0 0 8 6 】

なお、本実施例のスーパーFEC信号のビットレートはクライアント信号に対して約1.2054倍となる。

【 0 0 8 7 】

本実施例により、10のマイナス12乗のビットエラーレートに対して約8dBの利得を有するエラー訂正符号を簡単に構成できる。その結果、時分割多重における多重度を増加した際の伝送距離の維持や、波長分割多重における異種ビットレートの光信号が混在する場合の伝送距離の最大化や、さらに時分割の多重度を変えない条件下で中継間隔を増加させたりするのに好適なエラー訂正符号を容易に構成することができる。

【 0 0 8 8 】

(実施例3)

本発明によるエラー訂正符号化方法の別の実施例を図5と図6に示す。ここで、図5と図6はデータの符号化エリアをフレーム図として示したものである。

【 0 0 8 9 】

図5、図6は各々図1、図2の実施例と同様であり、 $K_c = 232$ 、 $N_c = 256$ 、 $K_r = 56$ 、 $N_r = 64$ の場合である。

【 0 0 9 0 】

また、(実施例2)と同様に $\delta = 1$ として、クライアント信号を1バイト毎に56バイトに並列化する。並列化した56バイトの各々が56個の行に対応する。さらに各々の1バイトを各ビット毎に並列化し、結果としてクライアント信号

を 448 個に並列化する。

【0091】

C1 符号化用の符号サブブロック $10-i$ を、56 個の各行に対応した各々 256 バイトの長さを持つ 56 個のサブブロックとすることで、C1 符号として、

- ・最後の 1 バイト分を符号領域から除外した 11 個エラー訂正 RS 符号 (255, 233)

- ・最後の 1 ビット分を符号領域から除外したガロア体 (2048) を基礎とする 16 個エラー訂正 BCH 符号 (2047, 1904)

のいずれかを適用できる。勿論、より訂正能力の低い符号を用いることもできる。

。

【0092】

また、C1 符号化用の符号サブブロック $10-i$ を、448 個の並列化ビットに対応した各々 256 ビットの長さを持つ 448 個のサブブロックとすると、C1 符号として、

- ・最後の 1 ビット分を符号領域から除外したガロア体 (256) を基礎とする 2 個エラー訂正 BCH 符号 (255, 239)

を適用できる。

【0093】

図 6 において m を 1 とすると、C2 符号として、

- ・4 個エラー訂正短縮化 RS 符号 (64, 56)

- ・最後の 1 ビット分を符号領域から除外したガロア体 (512) を基礎とする 7 個エラー訂正 BCH 符号 (511, 448)

のいずれかを適用できる。

【0094】

あるいは、 m を 2 とすると、C2 符号として、

- ・8 個エラー訂正短縮化 RS 符号 (128, 112)

- ・最後の 1 ビット分を符号領域から除外したガロア体 (1024) を基礎とする 12 個エラー訂正 BCH 符号 (1023, 448)

のいずれかを適用できる。

【0095】

あるいは、 m を4とすると、C2符号として、

- ・最後の1バイト分を符号領域から除外した15個エラー訂正RS符号(255, 225)

- ・最後の1ビット分を符号領域から除外したガロア体(2048)を基礎とする23個エラー訂正BCH符号(2047, 1794)

のいずれかを適用できる。

【0096】

なお、本実施例のスーパーFEC信号のビットレートはクライアント信号に対して約1.2611倍となる。

本実施例により、(実施例2)よりもさらに高い利得を有するエラー訂正符号を簡単に構成できる。

【0097】

上記の実施例はいずれも、(K_r 行 $\times K_c$ 列)の第1被符号化情報ブロックのビットレートを増加させて(N_r 行 $\times N_c$ 列)の既符号化ブロックに変換する例を示したが、行数 K_r を一定に保ったまま、列数を増加させて所定のチェックビットエリアを創出してもよい。次の(実施例4)と(実施例5)にこの例を示す。

【0098】

(実施例4)

本発明によるエラー訂正符号化方法の別の実施例を図7に示す。ここで、図7はデータの符号化エリアをフレーム図として示したものである。

【0099】

本実施例は、(実施例1)で述べた図1のC1符号化/復号を前提とし、さらに図7のC2符号化/復号とする構成であり、C2符号用のチェックビットエリアを(実施例1)の図2と異なる位置に配置した点異なる。以下、この違いについて記述する。

【0100】

先の実施例では、C2符号化の際に並列段数を増加して作った($N_r - K_r$)

行分をC2符号用チェックビットエリア120Bとしていた。

これに対し、図7の実施例では、 N_c が m の整数倍であり、かつ $(N_r \times m)$ が K_r の整数倍である場合に限り、符号サブブロック $10-i$ ($i=1, 2, \dots, K_r$)の各々のビットレートを $(N_r \div K_r)$ 倍に増加し、 m 個の列毎に $\{(N_r - K_r) \times m \div K_r\}$ 個(これを m_c 個とする)の列の空エリアを作り、C2符号用チェックビットエリア120C-j ($j=1, 2, \dots, j_m$)とした。結果として、合計 $(N_c + j_m \times m_c)$ 個の列になる。これはまた、 $(N_c \times N_r \div K_r)$ 個に等しい。ここで、本実施例で j_m は $(N_c \div m)$ である。

【0101】

そして、 $(m + m_c)$ 個の列毎、すなわち $(N_r \times m)$ バイト毎に区切った各々を符号サブブロック $21-j$ ($j=1, 2, \dots, j_m$)とする。ここで、元の第1被符号化情報ブロックに相当するエリア100を符号サブブロック $21-j$ 毎に分割してエリア100B-j ($j=1, 2, \dots, j_m$)とする。

【0102】

以上のように区切られた符号サブブロック $21-j$ 毎に独立にC2符号化を行う。例えば、 $K_r=16$ 、 $N_r=18$ 、 $m=8$ の場合、 $m_c=1$ となる。

【0103】

また、C2符号化後にシリアルなスーパーFEC信号に変換する際は、 N_r 段ではなく、 K_r 段のインターリーブを施すこととする。結果としてスーパーFEC信号のビットレートはクライアント信号のビットレートの $\{(N_r \div K_r) \times (N_c \div K_c)\}$ 倍となり、(実施例1)と同一となる。

【0104】

本実施例により、C2符号のチェックビットを伝送順序、言い換えれば受信順序でC2符号の末尾に配置することができ、C2符号の符号化・復号を並列処理する際のスキームを簡単化でき、さらに符号化での遅延時間の発生を抑制することが可能となる。

【0105】

(実施例5)

本発明によるエラー訂正符号化方法の別の実施例を図8に示す。ここで、図8

はデータの符号化エリアをフレーム図として示したものである。

【0106】

本実施例は、先の（実施例4）と同様であるが、（実施例4）を含むより一般的な手法とした点が異なる。以下、この点について記述する。

【0107】

（実施例4）では、「 N_c が m の整数倍であり、かつ $(N_r \times m)$ が K_r の整数倍である場合」の条件下で、符号サブブロック $10-i$ ($i=1, 2, \dots, K_r$)の各々のビットレートを $(N_r \div K_r)$ 倍に増加し、 m 個の列毎に $\{(N_r - K_r) \times m \div K_r\}$ 個の列の空エリアを作り、 C_2 符号用チェックビットエリア $120C-j$ ($j=1, 2, \dots, j_m$)とした。

【0108】

これに対し本実施例では、符号サブブロック $10-i$ ($i=1, 2, \dots, K_r$)の各々のビットレートを $\{1 + (\xi \div m)\}$ 倍に増加し、 m 個の列毎に任意の ξ 個の列の空エリアを作り、 C_2 符号用チェックビットエリア $120C-j$ ($j=1, 2, \dots, j_m$)とした。結果として、合計 $(N_c + j_m \times \xi)$ 個の列になる。

【0109】

そして、 $(m + \xi)$ 個の列毎、すなわち $\{K_r \times (m + \xi)\}$ バイト毎に区切った各々を符号サブブロック $21-j$ ($j=1, 2, \dots, j_m$)とする。ここで、元の第1被符号化情報ブロックに相当するエリア 100 を符号サブブロック $21-j$ 毎に分割してエリア $100B-j$ ($j=1, 2, \dots, j_m$)とする。

以上のように区切られた符号サブブロック $21-j$ 毎に独立に C_2 符号化を行う。

【0110】

また、 C_2 符号化後にシリアルなスーパーFEC信号に変換する際は、 K_r 段のインターリーブを施す。結果としてスーパーFEC信号のビットレートはクライアント信号のビットレートの $\{ \{1 + (\xi \div m)\} \times (N_c \div K_c) \}$ 倍となる。

【 0 1 1 1 】

本実施例により、C 2 符号のチェックビットを伝送順序でC 2 符号の末尾に任意の量だけ配置することができ、C 2 符号の符号化・復号を並列処理する際のスキームを簡単化でき、符号化での遅延時間の発生を抑制できる符号をよりフレキシブルに構成することを可能とする。

【 0 1 1 2 】

なお、図 1 から図 8 で示す伝送順序は、クライアント信号上で伝送される順序や、スーパーFEC信号上で伝送される順序を示している。並列化信号としての伝送順序は各図に示した“伝送順序の2nd方向”であり、すなわち各行を同時に伝送して処理する。なお、C 1 符号化・復号の際は一層の並列化、例えば($K_r \times 4$ 段) や ($K_r \times 16$ 段) 等にして処理してもよい。あるいはまた、C 2 符号化・復号の際は各図に示した“伝送順序の1st方向”に伝送して各列を同時に処理してもよい。

【 0 1 1 3 】

また、オーバヘッドエリアとして110C以外にも、C 2 符号用のチェックビットエリアである120B内の所定エリアを第2オーバヘッドエリアとして、ここにフレーミングパターンや伝送網のOAM&P用の情報の一部または全部を挿入してもよい。

【 0 1 1 4 】

(実施例6)

クライアント信号が既に図 1 のフレーム構造を有する場合の符号化方法の別の実施例について記述する。

【 0 1 1 5 】

クライアント信号を受信してスーパーFEC信号に変換する場合、C 1 符号用チェックビットエリア創出の為に($N_c \div K_c$) 倍のビットレート増加をおこなわず、クライアント信号のリフレーミングを行って、C 1 符号化し、C 2 符号化のプロセス、すなわちC 2 符号用のビットレート増加とC 2 符号化とオーバヘッドの挿入へ移行するシングルラッパーとする。ここで、クライアント信号のリフレーミングとは、クライアント信号のフレーミングパターンを検出して図 1 の如

く配置し、クライアント信号のオーバーヘッドエリア 1 1 0 C の情報を終端して必要に応じて新規情報を再挿入することである。

【 0 1 1 6 】

さらに、クライアント信号が既に C 1 符号と同一符号によって符号化されている場合には、既存の C 1 符号に対して一度 C 1 復号した後再度新たに C 1 符号化してもよいし（方法 1）、既存の C 1 符号を無視して新たに C 1 符号化してもよいし（方法 2）、あるいは既存の C 1 符号に対して一度 C 1 復号してそのままの状態にして（方法 3）、各々 C 2 符号化のプロセスへ移行してもよい。

【 0 1 1 7 】

勿論上記の実施例と同じ方法でクライアント信号のフレームフォーマットを意識せずに、ビットレートを増加して C 1 符号化した後 C 2 符号化のプロセスへ移行するダブルラッパとしてもよい。（方法 4）。

【 0 1 1 8 】

さらに、オーバーヘッドエリア 1 1 0 C をオーバーヘッドエリアとして使用せず、トランスペアレントに処理し、C 2 符号用のチェックビットエリアである 1 2 0 B 内の所定エリアを第 2 オーバヘッドエリアとして使用してもよい。

【 0 1 1 9 】

逆にスーパー F E C 信号を受信してクライアント信号に変換する場合、符号化側で（方法 1）～（方法 3）を用いた場合、C 2 復号プロセスの後、C 1 符号に対して一度 C 1 復号した後再度新たに C 1 符号化してもよいし（方法 1 B）、C 1 復号せずに再度新たに C 1 符号化してもよいし（方法 2 B）、あるいは C 1 復号した後そのままの状態にして（方法 3 B）、各々 $(K_c \div N_c)$ 倍のビットレート減少をおこなわず、クライアント信号として出力してもよい。あるいは符号化側で（方法 4）を用いた場合は、上記の実施例と同じ方法を用いて C 2 復号、C 1 復号した後にビットレートを減少してクライアント信号として出力してもよい（方法 4 B）。ここで、例えば符号化側で（方法 1）を行った場合は復号側では（方法 1 B）～（方法 3 B）のいずれを行ってもよい。

【 0 1 2 0 】

また、符号化側でこれら（方法 1）～（方法 4）のうちどの動作を行うかの選

択を外部制御システムからの設定にもとづいて行ってもよい。

【0 1 2 1】

さらに、復号側でこれら（方法 1 B）～（方法 4 B）のうちどの動作を行うかの選択を外部制御システムからの設定にもとづいて行ってもいいし、自動で行ってもよい。自動で行う場合は、例えば、第 1 列目内の O A M & P 用のオーバーヘッドの任意の所定エリアを F S I バイトと定義し、符号化側で復号の動作指示に対応した所定のコード値を F S I バイトに挿入する。復号側では、この F S I バイトのコード値を検出して、そのコード値に対応する上記の（方法 1 B）～（方法 4 B）のいずれかを選択して動作させるといった具合にである。この場合でも、符号化側で F S I バイトにどの動作指示に対応したコード値を挿入するかを外部制御システムからの設定にもとづいて選択してもよい。

【0 1 2 2】

本実施例により、クライアント信号が既に C 1 符号化されている場合の相互接続性を確保しつつより高利得な符号を構成してスーパー F E C 信号とすることができる。

【0 1 2 3】

上記いずれの実施例においても、符号化側で C 1 符号化と C 2 符号化の順序を逆にし、かつ復号側で C 1 復号と C 2 復号の順序を逆にすることも可能である。この場合、符号化側では、まずビットレートを $(N_r \div K_r)$ 倍に増加させ、 j_{mb} 個の符号サブブロック $20-j$ ($j=1, 2, \dots, j_{mb}$) に対して C 2 符号で符号化した後、ビットレートを $(N_c \div K_c)$ 倍に増加させ、 N_r 個の符号サブブロック $10-i$ ($i=1, 2, \dots, N_r$) に対して C 1 符号で符号化するという具合である。ここで j_{mb} は $\langle K_c \div m \rangle$ である。そして復号側では、上記と逆の処理を行う。

【0 1 2 4】

また、上記いずれの実施例においても、 $(N_c \div K_c)$ 倍と、 $(N_r \div K_r)$ 倍かまたは $\{1 + (\xi \div m)\}$ 倍の 2 回のビットレート増加を纏めて最初に行ってもよい。この場合、クライアント信号を受信して並列展開する前のシリアルなデータのビットレートかまたは、並列展開した後の各々のビットレートを $\{(N$

$c \div K_c) \times (N_r \div K_r)$ 倍か、または $\{(N_c \div K_c) \times \{1 + (\xi \div m)\}\}$ 倍に増加して、第 1 被符号化情報ブロックを所定位置に再配置する。

【0125】

(実施例 7)

上述した実施例において、C2 復号後に C2 符号用チェックビットエリア 120B や 120C を消滅させずにそのままとし、この C2 符号用チェックビットエリア 120B や 120C を無視して C1 復号復号した後、再度 C2 復号を行ってもよい。またさらにこの後再度 C1 復号を行ってもよいし、以降 C2 復号と C1 復号を順次交互に繰り返してもよい。最終的にビットレートを $\{(K_r \div N_r) \times (K_c \div N_c)\}$ 倍に減少して元のクライアント信号となるようにすればよい。あるいは C2 復号、C1 復号の各々が最終的に終了した際に、各々の過程でビットレートを $(K_r \div N_r)$ 、 $(K_c \div N_c)$ 倍に減少して元のクライアント信号となるようにすればよい。

【0126】

本実施例により、C2 復号と C1 復号を順次交互に繰り返すことにより、1 回ずつ復号する場合よりも高い利得を得ることができる。

【0127】

(実施例 8)

図 9A に K_c 、 N_c の組み合わせに対して適用可能な C1 符号を、図 9B に K_r 、 N_r 、 m 、 ξ の組み合わせに対して適用可能な C2 符号の一例を示す。

【0128】

図 9B は、(実施例 1) ~ (実施例 4) の (K_r, N_r, m) の組に対する C2 符号を示しているが、次の関係によって (実施例 5) の (K_r, m, ξ) の組に対する C2 符号も示している。すなわち、ある $(K_r, N_r, m) = (a, b, c)$ の組と、 $(K_r, m, \xi) = (c, a, b)$ の組は同一の符号長とチェックビットエリアを有するので同一の符号が適用可能である。また、 $(K_r, N_r, m) = (a, b, c)$ の組と、 $(K_r, N_r, m) = (a \times \beta, b \times \beta, c \div \beta)$ の組も同一の符号長とチェックビットエリアを有するので同一の符号が適用可能である。さらに、 $(K_r, N_r, m) = (a, b, c)$ の組と、 $(K_r, N$

$r, m) = (d, e, f)$ の組について、 $(a \times c)$ と $(d \times f)$ が等しく、かつ $(b \times c)$ と $(e \times f)$ が等しい時も同一の符号が適用可能である。同様に、 $(K r, m, \xi) = (a, b, c)$ の組と、 $(K r, m, \xi) = (d, e, f)$ の組について、 $(a \times b)$ と $(d \times e)$ が等しく、かつ $(a \times c)$ と $(d \times f)$ が等しい時も同一の符号が適用可能である。ここで、 a, b, c は任意の整数、 β は c を割り切る任意の整数である。

【 0 1 2 9 】

C 2 符号として、短符号長、例えば 1 2 7 ～ 1 4 4 ビット／バイトで、訂正能力の低い代わりに復号アルゴリズムの簡単な符号、例えば 1 個～3 個エラー訂正 RS/BCH 符号とすることで符号化や復号に伴う遅延時間を減少し、かつ各々のスキームを簡単化できる。

【 0 1 3 0 】

また、一般に光ファイバでは、分散や非線形効果に起因して、伝送可能な距離がビットレートのおよそ二乗に反比例することと、ビットレートを増加してチェックビットエリアを増加しても、エラー訂正符号の符号化利得の増加は次第に鈍ることから、ビットレートの増加を 1 1 0 % から 1 3 0 % 内に制限して符号化することにより、最も効率のよい符号を得ることができる。ゆえに、スーパー FEC 信号とクライアント信号の各々のビットレートの比率を百分率で 1 1 0 % 以上 1 3 0 % 以内とし、この冗長ビット、すなわち空エリアにチェックビットが収まるように C 1 符号化及び C 2 符号化を行うこととする。

【 0 1 3 1 】

本実施例により、C 1 符号化及び C 2 符号化をフレキシブルに行え、かつ伝送可能な距離を最大化する最も効率的な符号を構成することができる。

【 0 1 3 2 】

(実施例 9)

本発明によるエラー訂正符号の別の実施例を図 1 0 に示す。

本実施例は、(実施例 1) ～ (実施例 5) で述べた C 2 符号化を行った後に、各列の順序を交換してから N_r 段のインターリーブを施すようにした点が異なる。以下、この違いについて記述する。

【 0 1 3 3 】

C 2 符号化を行った後に、符号サブブロック $20-j$ ($j=1, 2, \dots, j_m$) の各々のサブブロックの 1 番目の列 $20-j-1$ を j の小さいサブブロックから順に並べて j_m 個の列を作る。次に、符号サブブロック $20-j$ の各々のサブブロックの 2 番目の列 $20-j-2$ を、同様に j の小さいサブブロックから順に並べて合計 ($2 \times j_m$) 個の列を作る。以降、符号サブブロック $20-j$ の各々のサブブロックの 3 番目の列 $20-j-3$ から m 番目の列 $20-j-m$ までに対して同様の操作を施して合計 ($m \times j_m$) 個の列を作る。このように再配置した信号を既符号化ブロックとして (実施例 1) ~ (実施例 5) と同様に ε バイト毎に行から行へと N_r 段のインターリーブを施してスーパー FEC 信号とする。復号側では逆の配置 (逆配置) を行って元の符号サブブロック $20-j$ ($j=1, 2, \dots, j_m$) の並びを復元した後に C 2 復号、及び C 1 復号を行う。

【 0 1 3 4 】

また、上記の N_r を K_r に、 m を m_c に置き換えれば、本実施例は (実施例 4) に対しても適用可能であるし、上記の N_r を K_r に、 m を $(m+\xi)$ に置き換えれば、(実施例 5) に対しても適用可能である。

【 0 1 3 5 】

勿論本実施例は (実施例 6)、(実施例 7) に対しても適用可能である。

【 0 1 3 6 】

さらに、上記の N_r を K_r に、 j_m を適当な 2 以上の値に置き換え、かつ C 1 符号化を行った後に上記と同様に再配置を行えば、C 1 符号による単一符号化に対しても適用可能である。

【 0 1 3 7 】

また、このように再配置したスーパー FEC 信号をクライアント信号と見なし、さらにビットレートを増加させて上述した実施例のように C 1 符号化と C 2 符号化を行ったり、さらにはこのような再配置を複数回繰り返し行ってスーパー FEC 信号としてもよい。この場合、復号側では符号化側と逆の動作、すなわち、逆配置 → C 2 復号 → C 1 復号 → ビットレート減少を符号化側と同回数だけ繰り返して行う。

【 0 1 3 8 】

上記の記述ではC 2 符号化を行った後に、各列の順序を交換しているが、C 1 符号化を行った直後に各列の順序を交換してC 2 符号化を行うこともできる。この場合は、C 1 符号による単一符号化と同様に、上記の N_r を K_r に、 j_m を適当な2以上の値に置き換えて、C 1 符号化を行った後に上記と同様に再配置を行えばよい。

【 0 1 3 9 】

本実施例により、スーパーFEC信号に長大なバーストエラーが発生しても、それらは復号側での逆配置によって異なるC 1 符号エリアと異なるC 2 符号エリアに分散される為、スーパーFEC信号は大きなエラー訂正能力を持つことができる。

【 0 1 4 0 】

(実施例 1 0)

本発明によるエラー訂正符号の別の実施例を図 1 1 に示す。

本実施例は、実施例 1 ～実施例 3 で述べたC 2 符号化を行った後に、各行を少しずつ前後に移動してから N_r 段のインターリーブを施すようにした点が異なる。以下、この違いについて記述する。

【 0 1 4 1 】

C 2 符号化を行った後に、符号サブブロック $10-i$ ($i=1, 2, \dots, K_r$) とC 2 符号用の (N_r-K_r) 行分の合計 N_r 行分の各々の行について、まず第 2 行目 (図中の $130-1-2$) を時間的位置で後方へ j_d バイト分だけずらして配置する。ここで j_d は1以上の任意の整数値である。次に第 3 行目 (図中の $130-1-3$) を時間的位置で後方へ $(2 \times j_d)$ バイト分だけずらして配置する。以降、第 3 行から第 N_r 行までの行に対して同様の操作を施し、第 N_r 行 (図中の $130-1-N_r$) は時間的位置で後方へ $(N_r \times j_d)$ バイト分だけずれて配置することとなる。結果として、再配置後の少なくとも $(N_r \times j_d)$ 個の列には、再配置前の隣接する既符号ブロックのデータが同居することとなる。

【 0 1 4 2 】

ここで、図 1 1 では既符号化ブロック 1 3 0 の第 1 列目は、復号側でフレーミングパターンを容易に検出できるように、再配置の対象外としているが、別に再配置の対象とすることも可能である。

【 0 1 4 3 】

このように再配置した信号を（実施例 1）～（実施例 3）と同様に ε バイト毎に行から行へと N_r 段のインターリーブを施してスーパー F E C 信号とする。復号側では逆の配置（逆配置）を行って元の各行の並びを復元した後に C 2 復号、及び C 1 復号を行う。

【 0 1 4 4 】

また、上記の N_r を K_r に置き換えれば、本実施例は（実施例 4）、（実施例 5）に対しても適用可能である。

勿論本実施例は（実施例 6）～（実施例 7）に対しても適用可能である。

【 0 1 4 5 】

さらに、上記の N_r を K_r に置き換え、かつ C 1 符号化を行った後に上記と同様に再配置を行えば、C 1 符号による単一符号化に対しても適用可能である。

【 0 1 4 6 】

また、このように再配置したスーパー F E C 信号をクライアント信号と見なし、さらにビットレートを増加させて上述した実施例のように C 1 符号化と C 2 符号化を行ったり、さらにはこのような再配置を複数回繰り返し行ってスーパー F E C 信号としてもよい。この場合、復号側では符号化側と逆の動作、すなわち、逆配置→C 2 復号→C 1 復号→ビットレート減少を符号化側と同回数だけ繰り返して行う。

【 0 1 4 7 】

上記の記述では C 2 符号化を行った後に、各行の位置をずらしているが、C 1 符号化を行った直後に各行の位置をずらして C 2 符号化を行うこともできる。この場合は、C 1 符号による単一符号化と同様に、上記の N_r を K_r に置き換えて、C 1 符号化を行った後に上記と同様に再配置を行えばよい。

【 0 1 4 8 】

本実施例により、スーパー F E C 信号に長大なバーストエラーが発生しても、それらは復号側での逆配置によって異なる C 1 符号エリアと異なる C 2 符号エリアに分散される為、スーパー F E C 信号は大きなエラー訂正能力を持つことができる。

【 0 1 4 9 】

(実施例 1 1)

スーパー F E C 信号のフレーミングパターンエリアや伝送網の O A M & P 用のオーバーヘッドエリア、例えば図 1 ～ 図 7 の第 1 列目は C 1 符号化や C 2 符号化の対象から除外してもよい。除外する場合は符号化側では第 1 列目を仮想的に (0 0) h e x として符号化し、復号側でも第 1 列目を仮想的に (0 0) h e x として復号すればよい。また、外すか否かを外部制御システムから制御してもよい。この場合、“除外” / “除外しない” が設定された時に第 1 列目の値をそのまま使用するか、仮想的に (0 0) h e x とするかを選択して符号化・復号化を行うようにすればよい。さらに復号側での C 1 復号や C 2 復号の各々において、上記の第 1 列目を C 1 符号エリアや C 2 符号エリアから除外するか否かを外部制御システムからの設定にもとづいて行ってもいいし、自動で行ってもよい。自動で行う場合は、例えば、第 1 列目内の O A M & P 用のオーバーヘッドの任意の所定エリアを F S I B バイトと定義し、符号化側で第 1 列目を符号化対象か否かに対応した所定のコード値を F S I B バイトに挿入する。復号側では、この F S I B バイトのコード値を検出して、そのコード値に対応した動作を行うといった具合にである。F S I B バイトは先に説明した F S I バイトであってもよい。また、フレーミングパターンエリアと伝送網の O A M & P 用のオーバーヘッドエリアとに対してそれぞれ独立に上記設定や自動動作を行ってもよい。さらに O A M & P 用のオーバーヘッドエリアを複数のエリアに分割し、その各々について独立に上記設定や自動動作を行ってもよい。また、C 1 符号と C 2 符号とに対してそれぞれ独立に上記設定や自動動作を行ってもよい。

【 0 1 5 0 】

本実施例により、C 1 符号と C 2 符号の各々に対して、フレーミングパターン

エリアやOAM&P用のオーバーヘッドエリアを符号化対象にするか否かを独立に設定することができ、伝送網のOAM&Pをよりフレキシブルかつ容易なものとし、さらには伝送網のOAM&Pをオペレータの介在なく自動的に行うことを可能とする。

【0151】

(実施例12)

実施例11の自動動作の手法と同様に、復号動作を自動的にONにしたりOFFにしたりしてもよい。例えば第1列目内のOAM&P用のオーバーヘッドの任意の所定エリアをFSICバイトと定義し、符号化側で符号化したか否かに対応した所定のコード値をFSICバイトに挿入する。復号側では、このFSICバイトのコード値を検出して、符号化されている場合は復号動作をONにし、符号化されていない場合は復号動作をOFFにするといった具合にである。ここで、FSICバイトは先に説明したFSIバイトやFSIBバイトであってもよい。また、符号化しない状態から符号化する状態へと変化させる場合は、実際に符号化を開始する第1被符号化ブロックや第2被符号化ブロックよりも時間的に以前のブロックに属するFSICバイトへ、符号化した場合に対応する所定のコード値を挿入してもよい。さらに、復号側ではFSICバイトのコード値の検出に際して時間的にM回連続して同一値を検出した場合に限りそのコード値に対応する動作を行ってもよい。また、C1符号とC2符号とに対してそれぞれ独立に上記の如くのFSICバイトへのコード値挿入や自動復号を行ってもよい。

【0152】

本実施例により、C1符号とC2符号の各々に対して独立に自動的に復号することができ、伝送網のOAM&Pをよりフレキシブルかつ容易なものとし、さらには伝送網のOAM&Pをオペレータの介在なく自動的に行うことを可能とする。

【0153】

上述した全ての実施例においてクライアント信号は次のいずれであってもよい。また、これら以外でも時間的に一定のビットレートを有する任意の2値のデジタル信号、あるいはこれを光信号に変換したものであってもよい。

【0154】

・SONET規格のOC-1、OC-3、OC-12、OC-48、OC-192、OC-768のいずれかの信号。

【0155】

・SDH規格のSTM-1、STM-4、STM-16、STM-64、STM-256のいずれかの信号。

【0156】

・IEEEの規格802.3zにて規定される1000Base-SX、1000Base-LX、1000Base-CXのいずれかの信号（通称ギガイーサ信号）。

【0157】

・IEEEの規格802.3zにて規定される8B10B符号を用いてビットレートを125%に変換した信号。

【0158】

・上記ギガイーサ信号や8B10B符号を具備する信号の8B10B符号を終端し、ビットレートを80%に変換した信号。

【0159】

・任意のデータ信号を所定のデータ圧縮ツールを用いて圧縮した信号。

【0160】

・特願平8-138011にて開示の多重化伝送装置の出力信号。

【0161】

・ITU-Tの勧告G.975にて規定される信号。

【0162】

・ITU-Tの勧告G.872（1999年制定）にて規定されるOCh（Optical Channel）レイヤの信号。

【0163】

・上記信号のいずれか1種類について、任意の複数個の信号を時分割多重した信号、例えば2個のOC-48信号を時分割多重した4.97664Gbit/sのビットレートを有する信号、2個のSTM-64信号を時分割多重した19.

90656 Gbit/s のビットレートを有する信号、4個の1.25 Gbit/s のギガイーサ信号を時分割多重した5.0 Gbit/s のビットレートを有する信号。

【0164】

・上記信号のいずれかを(255÷238)、あるいは(256÷240)の倍率でビットレートを増加させた信号。

【0165】

・上記信号のいずれかのビットレートを2倍に増加させて、符号化率2分の1の畳み込み符号によって符号化した信号。

【0166】

・上記信号のいずれかをクライアント信号として上述した実施例の如く符号化したスーパーFEC信号。

【0167】

・複数個のスーパーFEC信号を時分割多重した信号。

【0168】

一例として、2.48832 Gbit/s のビットレートを有するOC-48信号、ないしはSTM-16信号をクライアント信号とする場合、並列展開の段数K_rを4とし、かつ各バイト内の全ビットを並列展開すれば、計32ビット分の並列展開となり、各1ビット分当たりのビットレートは77.76 Mbit/s (Mega Bit Per Second) となる。あるいはK_rを8とすれば、各1ビット分当たりのビットレートは38.88 Mbit/s となるし、K_rを16とすれば、各1ビット分当たりのビットレートは19.44 Mbit/s となる。

【0169】

同様に、9.95328 Gbit/s のビットレートを有するOC-192信号、ないしはSTM-64信号をクライアント信号とする場合、並列展開の段数K_rを16とし、かつ各バイト内の全ビットを並列展開すれば、計128ビット分の並列展開となり、各1ビット分当たりのビットレートは77.76 Mbit/s となる。あるいはK_rを32とすれば、各1ビット分当たりのビットレート

は 38.88 Mbit/s となるし、 K_r を 64 とすれば、各 1 ビット分当たりのビットレートは 19.44 Mbit/s となる。

【0170】

また、並列展開の段数 K_r を 16、すなわち計 128 ビット分に固定し、各 1 ビット分当たりのビットレートをクライアント信号が OC-192 信号ないしは STM-64 信号の場合、並列信号の各 1 ビット分当たりのビットレートを 77.76 Mbit/s とし、クライアント信号が OC-48 信号ないしは STM-16 信号の場合、 19.44 Mbit/s とし、クライアント信号が OC-12 信号ないしは STM-4 信号の場合、 4.86 Mbit/s とする如く、クライアント信号のビットレートに応じて変わるようにしてもよい。

【0171】

また、上記のギガイーサ信号や、8B10B 符号化された信号をクライアント信号とする場合、8B10B 符号を終端する一方で、ビットレートをそのまま保ってもよい。ここで 8B10B 符号の終端は、8B10B 符号化される以前のデータを復元することをいう。こうすることでデータ量は 80% に減少し、残りの 20% の容量、すなわち 8B10B 符号終端後のデータ量に対して 25% の容量が自由に使える空エリアとなる。例えば 1.25 Gbit/s のギガイーサ信号の場合、 0.25 Gbit/s の容量が自由に使える空エリアとなる。なお、8B10B 符号の終端に際しては、8B10B 符号終端前のアイドルパターンを除去し、各パケット間の区切りが分かるように適当な区切りパターンを新たに挿入してもよいし、8B10B 符号終端前のアイドルパターンを、8B10B 符号終端後に容量が $Y\%$ ($Y < 100$) になるように識別用の適当なパターンに変換してもよい。あるいは、8B10B 符号終端後の各 8 ビットのデータを所定の方法で 9 ビットに変換してビットレートを 90% に減じることにもできる。例えばパケットの各 8 ビットの先頭に“ゼロ”の値のビットを 1 ビット付加して計 9 ビットとする一方で、パケット間の区切りパターンとして先頭の 1 ビットの値が“1”で、後続の 8 ビットが任意の所定パターンの計 9 ビットのものを用いてもよい。いずれにしても 8B10B 符号終端後のデータ容量に対して 6% 以上の容量が自由に使える空エリアとなる場合には、ここを C1 符号用チェックビット位置とす

るか、さらにC 2 符号用チェックビット位置として上述した実施例のC 1 符号化、またさらにはC 2 符号化を行える。そして、復号側でクライアント信号を再生する際に、8 B 1 0 B 符号を再生すればよい。これにより、ビットレートを増加させずにスーパーF E C 信号を構成することが可能となる。

【 0 1 7 2 】

また、任意のデータ信号を所定のデータ圧縮ツールを用いてデータ量を圧縮する一方で、ビットレートを元のままに保った信号に対しても、圧縮後のデータ容量に対して6 %以上の容量が自由に使える空エリアとなる場合も同様に、ビットレートを増加させずにスーパーF E C 信号を構成することが可能となる。

【 0 1 7 3 】

また、1本の光ファイバ心線中の波長分割多重信号の各々の波長の信号をクライアント信号として上述した符号化／復号化を行うこともできるし、各々の波長の信号を時分割多重した信号をクライアント信号として上述した符号化／復号化を行うこともできる。また、複数のスーパーF E C 信号の各々の波長を互いに異なる波長にして1本の光ファイバ心線中を波長分割多重伝送することもできる。

【 0 1 7 4 】

上記した実施例はいずれも、C 1 符号を外符号、C 2 符号を内符号とした擬似的な積符号ないしは接続符号を用いたものであるが、単一の符号だけで符号化を行ってもよい。例えば、上記の実施例と同様にクライアント信号を図1のフレーム構造に変換してC 1 符号化を行うこととし、C 1 符号化されたデータをそのままε バイト毎にK r 段のインターリーブを施してスーパーF E C 信号とする。復号側ではこれと逆の処理を施してクライアント信号を復元する。

【 0 1 7 5 】

この場合の例として、(ξ) G b i t / s のビットレートを有するクライアント信号の並列化に関してのδ を1とし、K r を16とし、各バイト内の全ビットを並列化して計128個に並列化し、K c を238とし、N c を255とし、C 1 符号を8個エラー訂正リードソロモン符号(255, 239)とし、計128個の並列信号の各1個当たりの符号化の処理速度を、ビットレートの増加前で{(ξ ÷ 128) × 1000} M b i t / s とし、ビットレートの増加後で{(ξ

$\div 128) \times (255 \div 238) \times 1000$ } Mbit/s とする。復号の処理速度も同様である。例えばクライアント信号が 9.95328 Gbit/s のビットレートを有する OC-192 信号、ないしは STM-64 信号の場合には、並列信号の各 1 個当たりの処理速度をビットレート増加前で 77.76 Mbit/s とし、ビットレート増加後で約 83.4 Mbit/s とする。また、例えば 12.5 Gbit/s のビットレートを有するクライアント信号に対しては、並列信号の各 1 個当たりの処理速度を 97.65625 Mbit/s、及び約 104.7 Mbit/s とする。また、例えば 19.90656 Gbit/s のビットレートを有するクライアント信号に対しては、並列信号の各 1 個当たりの処理速度を 155.52 Mbit/s、及び約 166.7 Mbit/s とする。また、例えば 39.81312 Gbit/s のビットレートを有するクライアント信号に対しては、並列信号の各 1 個当たりの処理速度を 311.04 Mbit/s、及び約 333.3 Mbit/s とする。いずれの場合においても、並列信号の 8 個を 1 系統とする計 16 系統の並列信号の各々に対して独立に符号化、及び復号を行うので、クライアント信号のビットレートに関わらず、符号化と復号を行う装置の規模は 16 セット分と一定である。このように、クライアント信号のビットレートに関わらず、常に一定の並列化処理のスキームとすることで、クライアント信号のビットレートが増大しても、並列化の個数が一定である為、符号化や復号を行う装置の規模増加を抑制することを可能とする。

【 0 1 7 6 】

さらにまた、クライアント信号が OC-192 信号ないしは STM-64 信号や、12.5 Gbit/s のビットレートを有する信号に対して、上記と同様に並列化を行うこととし、これらの整数倍のビットレートを有する信号に対しては、並列化の個数も整数倍 (ω 倍) にしてもよい。例えば 9.95328 Gbit/s のビットレートの信号に対しては、上記のように K_r を 16 にし、各バイト内の全ビットを並列化して計 128 個に並列化するのに対して、 $(\omega \times 9.95328)$ Gbit/s のビットレートの信号に対しては、 K_r を $(\omega \times 16)$ とし、各バイト内の全ビットを並列化して計 $(\omega \times 128)$ 個に並列化するという具合にである。こうすることで、並列信号の各 1 個当たりの処理速度をビットレ

ート増加前で77.76Mbit/sに、ビットレート増加後で約83.4Mbit/sに固定することができ、シリコンプロセスによって作製するLSIの動作速度に適し、かつ符号化や復号を行う装置の規模増加を抑制することを可能とする。

【0177】

(実施例13)

本発明の実施の形態であるスーパーFECシグナルトランスミッタの実施例を図12に示す。ここで、図12はスーパーFECシグナルトランスミッタ2のブロック図である。

【0178】

スーパーFECシグナルトランスミッタ2はクライアント信号200を受信し、スーパーFEC信号250として出力する。クロック抽出部210は、受信したクライアント信号200からそれと同一のビットレートのクロック信号210Cを再生して出力する。クロック分周部211は、クロック抽出部210からのクロック信号210Cを、スーパーFECシグナルトランスミッタ2内の初段の処理レート、例えば周波数を元のクロック信号の K_r 分の1倍や、 $(8 \times K_r)$ 分の1倍に分周してクロック信号211Cとして出力する。また、必要に応じて外部から所定の周波数のクロック信号を受信して、この信号をPLL(Phase Locked Loop)回路等を用いてクロック抽出部210で抽出したクロック信号に同期化してクロック信号211Cとしてもよい。

【0179】

シリアル・パラレル変換部212は、受信したクライアント信号200を、その1ビット分の周期と位相が、クロック信号211Cのそれに等しくなるように δ バイト毎に K_r 段に並列化して出力する。

【0180】

第1クロックレート変換部213は、クロック分周部211からのクロック信号211Cの周波数を $(N_c \div K_c)$ 倍に増加して第1クロック信号213Cとして出力する。

【 0 1 8 1 】

第1フレーム変換部214は、シリアル・パラレル変換部212からの並列データ信号の各々を、第1クロックレート変換部213からの第1クロック信号213Cのタイミングを用いてそのビットレートを $(N_c \div K_c)$ 倍に変換し、元の並列データ信号を図1、図3、図5のようなフレームフォーマット内のエリア100に配置して出力する。

【 0 1 8 2 】

オーバヘッドプロセッサ部215はスーパーFEC信号上に挿入して送信すべき伝送網のOAM&P用のオーバヘッド情報やフレーミングパターン等を発生し、第1オーバヘッド挿入部216、第2オーバヘッド挿入部217、第3オーバヘッド挿入部218へと、その各々で処理すべき上記の各種情報の一部又は全て215a、215b、215cを出力する。

【 0 1 8 3 】

第1オーバヘッド挿入部216は、オーバヘッドプロセッサ部215からの各種情報215aを、第1フレーム変換部214からのデータ信号内の予め定められた所定の位置、例えば図1、図3、図5のエリア110C内の所定の位置に挿入し、出力する。

【 0 1 8 4 】

第1エンコードプロセッサ部217は、第1オーバヘッド挿入部216からの出力データ信号に対して、前記の実施例で記したC1符号化を行う。C1符号化は、 K_r 個の符号サブブロック $10-i$ ($i=1, 2, \dots, K_r$)の各々に対して独立にかつ同時に行う。本プロセッサ部217は、 K_r 個の符号サブブロック $10-i$ の各々を扱う K_r 個のC1エンコードモジュール $217-MDJ-i$ ($i=1, 2, \dots, K_r$)で構成してもよい。

【 0 1 8 5 】

第2オーバヘッド挿入部218は、オーバヘッドプロセッサ部215からの各種情報215bを、第1エンコードプロセッサ部からのデータ信号内の予め定められた所定の位置、例えば図1、図3、図5のエリア110C内の所定の位置に挿入し、出力する。

【 0 1 8 6 】

第2クロックレート変換部219は、第1クロックレート変換部213からの第1クロック信号213Cの周波数を $(N_r \div K_r)$ 倍、ないしは $\{1 + (\xi \div m)\}$ 倍に増加して第2クロック信号219Cとして出力する。

【 0 1 8 7 】

第2フレーム変換部220は、第2オーバヘッド挿入部218からの並列化されたデータ信号の各々を、第2クロックレート変換部219からの第2クロック信号219Cのタイミングを用いてそのビットレートを $(N_r \div K_r)$ 倍、ないしは $\{1 + (\xi \div m)\}$ 倍に変換し、元の並列データ信号を図7ないしは図8のようなフレームフォーマット内のエリア100Bに配置して出力する。この場合を(ケース1)とする。あるいは第2オーバヘッド挿入部218からのデータ信号に並列に $(N_r - K_r)$ 段の並列エリアを作り、元の並列データ信号を図2、図4、図6のようなフレームフォーマット内のエリア100に配置して出力する。この場合を(ケース2)とする。

【 0 1 8 8 】

第2エンコードプロセッサ部221は、第2フレーム変換部220からの出力データ信号に対して、前記の実施例で記したC2符号化を行う。その際、 j_m 個の符号サブブロック20-j ($j = 1, 2, \dots, j_m$)の各々に対して、符号サブブロック20-1をC2符号化した後ないしは符号化中に符号サブブロック20-2のC2符号化を開始するという具合に、時系列的にC2符号化を行う。そして各1個の符号サブブロック20-jを K_r 段ないしは N_r 段に並列展開した状態のまま処理する。例えばチェックビットの計算において、 K_r バイト分ないしは N_r バイト分の並列入力に対し、その各々のバイトやビットの並列の位置に応じたケタ上げを施した後、生成多項式による除余算を行えばよい。C2符号として、 m の小さい短符号長の符号を使用することによって、符号化に伴う遅延時間を減少することができる。

【 0 1 8 9 】

第3オーバヘッド挿入部222は、オーバヘッドプロセッサ部215からの各種情報215cを、第2エンコードプロセッサ部221からのデータ信号内の予

め定められた所定の位置、例えば図1、図3、図5のエリア110C内の所定の位置に挿入し、出力する。

【0190】

クロック倍周部223は、第2クロックレート変換部219からの第2クロック信号219Cを、その周波数を整数倍に、例えば第2フレーム変換部220が（ケース1）の場合は K_r 倍や $(8 \times K_r)$ 倍に、ケース2の場合は N_r 倍や $(8 \times N_r)$ 倍に倍周して第3クロック信号223Cとして出力する。また、必要に応じて外部から所定の周波数のクロック信号を受信して第3クロック信号223Cとしてもよい。

【0191】

スクランブラ224は、同一のビット値が連続して送信されないようにランダムイズして出力する。例えば次のパラレル・シリアル変換部225からのシリアルデータ信号に対して所定の次数の原始多項式を生成多項式としてスクランブルを施したのと同じの結果となるように並列処理する。なおスクランブラ224を、パラレル・シリアル変換部225の後方に位置させて、1ビットの直列処理スクランブラとしてもよい。

【0192】

パラレル・シリアル変換部225は、スクランブラ224からの K_r 段または N_r 段の並列データ信号を、その1ビット分の周期と位相が第3クロック信号223Cのそれに等しくなるように ε バイト毎にインターリーブしてビットの並びを時系列的にシリアル化し、スーパーFEC信号250として出力する。

【0193】

上記の各部のうち、第1オーバヘッド挿入部216から第2オーバヘッド挿入部218までの各部はクロック信号213Cのタイミングで動作する。第2エンコードプロセッサ部221からスクランブラ224までの各部はクロック信号219Cのタイミングで動作する。

【0194】

なお、上記において、外部制御システム9から上記スーパーFECシグナルトランスミッタ2を制御してもよい。例えば、オーバヘッドプロセッサ部215に

対して、生成すべき O A M & P 用のオーバヘッド情報の一部または全部やフレーミングパターン、第 1 オーバヘッド挿入部 2 1 6、第 2 オーバヘッド挿入部 2 1 8、第 3 オーバヘッド挿入部 2 2 2 の各々でどの O A M & P 用のオーバヘッド情報やフレーミングパターンを挿入するかを制御信号 9 a によって制御してもよい。あるいは第 1 エンコードプロセッサ部 2 1 7 や第 2 エンコードプロセッサ部 2 2 1 に対して、（実施例 6）で記した（方法 1）～（方法 4）のうちどの動作を行うかや、（実施例 1 1）で記したようにフレーミングパターンエリアや O A M & P 用のオーバヘッドエリアを符号化対象にするか否かや、（実施例 1 2）で記したように C 1 符号化や C 2 符号化を行うか否かを制御信号 9 b、9 c によって制御してもよい。また、クライアント信号 2 0 0 が信号断等の異常状態であることを検出した場合や、スーパー F E C シグナルトランスミッタ 2 の動作が異常状態になった際には外部制御システム 9 に対して警報 2 9 9 を通知してもよい。

【 0 1 9 5 】

本実施例により、クライアント信号を C 1 符号化した後 C 2 符号化してスーパー F E C 信号へと変換することで、1 0 のマイナス 1 2 乗のビットエラーレートに対して 6 d B 以上の十分な利得を有するエラー訂正符号への符号化を実現するスーパー F E C トランスミッタを簡単に構成することができる。

【 0 1 9 6 】

（実施例 1 4）

本発明の実施の形態であるスーパー F E C シグナルトランスミッタの別の実施例を図 1 3 に示す。

【 0 1 9 7 】

本実施例のスーパー F E C シグナルトランスミッタ 2 の構成と動作は図 1 2 の実施例と同様であるが、第 1 フレーム変換部 2 1 4 と第 2 フレーム変換部 2 2 0 とを纏めて配置し、第 1 クロックレート変換部 2 1 3 と第 2 クロックレート変換部 2 1 9 とを纏めて配置した点と、セレクタ 2 2 7、セレクタ 2 2 8 を追加した点が異なる。さらに、第 2 フレーム変換部 2 2 0 の出力信号のデータフォーマットと同等のデータフォーマットを有する並列データ信号 2 0 4 と、並列データ信号 2 0 4 に同期し、かつ第 2 クロック信号 2 1 9 C と同一の周波数を有するクロ

ック信号 2 0 5 と、並列データ信号 2 0 4 の位相を示す位相パルス信号 2 0 6 とを外部から受信した点が異なる。

【 0 1 9 8 】

第 1 クロックレート変換部 2 1 3、第 1 フレーム変換部 2 1 4、第 2 クロックレート変換部 2 1 9 の動作は（実施例 1 3）と同様である。

【 0 1 9 9 】

第 2 フレーム変換部 2 2 0 は、第 1 フレーム変換部 2 1 4 からの並列データ信号の各々に対して（実施例 1 3）と同様の処理を行う。さらに（ケース 1）の場合は、第 1 フレーム変換部 2 1 4 を除去することが可能で、この場合シリアル・パラレル変換部 2 1 2 からの並列データ信号の各々を、第 2 クロックレート変換部 2 1 9 からの第 2 クロック信号 2 1 9 C のタイミングを用いてそのビットレートを直接 $\{ (N_r \div K_r) \times (N_c \div K_c) \}$ 倍、ないしは $\{ \{ 1 + (\xi \div m) \} \times (N_c \div K_c) \}$ 倍に変換し、元の並列データ信号を図 7 ないしは図 8 のようなフレームフォーマット内のエリア 1 0 0 B に配置して出力してもよい。

【 0 2 0 0 】

セクタ 2 2 7 は、第 2 フレーム変換部 2 2 0 からの並列データ信号と、外部から受信した並列データ信号 2 0 4 を受信してそのいずれかを選択して出力する。

【 0 2 0 1 】

セクタ 2 2 8 は、第 2 クロックレート変換部 2 1 9 からの第 2 クロック信号 2 1 9 C と、外部から受信したクロック信号 2 0 5 を受信してそのいずれかを選択してクロック信号 2 2 8 C として出力する。

【 0 2 0 2 】

なお、セクタ 2 2 7 とセクタ 2 2 8 は、同一系統の信号を選択する。つまり、セクタ 2 2 7 で第 2 フレーム変換部 2 2 0 からの並列データ信号を選択する際は、セクタ 2 2 8 で第 2 クロック信号 2 1 9 C を選択する。逆にセクタ 2 2 7 で並列データ信号 2 0 4 を選択する際は、セクタ 2 2 8 でクロック信号 2 0 5 を選択する。また、いずれを選択するかを外部制御システム 9 が制御信号 9 f によって制御してもよい。

【 0 2 0 3 】

セクタ 2 2 7 で並列データ信号 2 0 4 を選択する場合は、第 1 オーバヘッド挿入部 2 1 6 以降の各プロセスにおいて、外部から受信した位相パルス信号 2 0 6 に基いて並列データ信号 2 0 4 のフレーム位置の認識を行う。

【 0 2 0 4 】

他の各部の動作は、第 1 オーバヘッド挿入部 2 1 6 がセクタ 2 2 7 からのデータ信号を処理する点と、第 2 エンコードプロセッサ部 2 2 1 が第 2 オーバヘッド挿入部 2 1 8 からのデータ信号を処理する点のみが異なり、他は（実施例 1 3）と同様である。

【 0 2 0 5 】

本実施例により、クライアント信号を予め所定のビットレートへと増加させた後に C 1 符号化及び C 2 符号化を行ってスーパー F E C 信号へと変換することで、十分な利得を有するエラー訂正符号への符号化を実現するスーパー F E C トランスミッタをより簡単に構成することができる。

【 0 2 0 6 】

また、C 1 符号による単一符号化を行う場合は、図 1 2、図 1 3 において第 2 クロックレート変換部 2 1 9、第 2 フレーム変換部 2 2 0、第 2 エンコードプロセッサ部 2 2 1、第 3 オーバヘッド挿入部 2 2 2 を除去してここを単にスルーで接続すればよい。

【 0 2 0 7 】

あるいはまた、図 1 2、図 1 3 において第 1 オーバヘッド挿入部 2 1 6、第 2 オーバヘッド挿入部 2 1 8、第 3 オーバヘッド挿入部 2 2 2 のうちいずれか 1 個、あるいは 2 個、あるいは 3 個とも除去して単にスルー接続としてもよい。3 個とも除去する場合は第 1 エンコードプロセッサ部 2 1 7、第 2 エンコードプロセッサ部 2 2 1 のいずれかにおいて所定のフレーミングパターンを挿入する。

【 0 2 0 8 】

（実施例 1 5）

本発明の実施の形態であるスーパー F E C シグナルレシーバの実施例を図 1 4 に示す。ここで、図 1 4 はスーパー F E C シグナルレシーバ 3 のブロック図であ

る。

【 0 2 0 9 】

スーパーFECシグナルレシーバ3はスーパーFEC信号350を受信し、クライアント信号300として出力する。クロック抽出部330は、スーパーFEC信号350からそれと同一のビットレートのクロック信号330Cを再生して出力する。

【 0 2 1 0 】

クロック分周部331は、クロック抽出部330で抽出したクロック信号330Cを、スーパーFECシグナルレシーバ3内の初段の処理レート、例えば周波数を元のクロック信号の P_r 分の1倍や、 $(8 \times P_r)$ 分の1倍に分周してクロック信号331Cとして出力する。また、必要に応じて外部から所定の周波数のクロック信号を受信して、この信号をPLL回路等を用いてクロック抽出部330で抽出したクロック信号に同期化してクロック信号331Cとして出力してもよい。

【 0 2 1 1 】

ここで、このスーパーFEC信号350の送信元の図12のスーパーFECシグナルトランスミッタ2において、第2フレーム変換部220が(ケース1)の手法でフレーム変換を行った場合は、 $P_r = K_r$ であり、(ケース2)の手法でフレーム変換を行った場合は、 $P_r = N_r$ である。前者の場合を(送信元ケース1)、後者の場合を(送信元ケース2)と称する。

【 0 2 1 2 】

第1クロックレート変換部332は、クロック分周部331からのクロック信号331Cの周波数を $(P_r \div N_r)$ 倍、ないしは $\{m \div (m + \xi)\}$ 倍に減少して第1クロック信号332Cとして出力する。第2クロックレート変換部333は、第1クロックレート変換部332からの第1クロック信号332Cの周波数を $(K_c \div N_c)$ 倍に減少して第2クロック信号333Cとして出力する。クロック倍周部334は、第2クロックレート変換部333からの第2クロック信号333Cを、その周波数を整数倍に、例えば K_r 倍や $(8 \times K_r)$ 倍に倍周して第3クロック信号334Cとして出力する。また、必要に応じて外部から所定

の周波数のクロック信号を受信して第3クロック信号334Cとしてもよい。

【0213】

シリアル・パラレル変換部311は、スーパーFEC信号350を、その1ビット分の周期と位相が、クロック信号331Cのそれに等しくなるようにεバイト毎にPr段に並列化して出力する。フレーム同期部312は、シリアル・パラレル変換部311からの並列データ信号に対して、所定のフレーミングパターンを検出して、信号を適当な順序に並び換えることによって図2、図4、図6、図7のフレームフォーマットの信号を出力する。

【0214】

デスクランブラ313は、フレーム同期部312からの並列データ信号に対して、スーパーFEC信号350の送信元の図12のスーパーFECシグナルトランスミッタ2においてスクランブラ224で行ったのと逆の操作を施して、スクランブルする以前のデータを復元する。

【0215】

第1オーバヘッド抽出部314は、デスクランブラ313からのデータ信号内の予め定められた所定の位置、例えば図2、図4、図6、図7のエリア110C内の所定の位置の情報を抽出した後、データ信号をそのまま第1デコードプロセッサ部315へ出力すると共に、抽出した情報340aをオーバヘッドプロセッサ部340へ出力する。

【0216】

第1デコードプロセッサ部315は、第1オーバヘッド抽出部314からの出力データ信号に対して、前記の実施例のC2復号を行って、復号したデータ信号を第2オーバヘッド抽出部316へ出力すると共に、C2復号結果341a（訂正したビット数、訂正不能なエラーが存在した場合の訂正不能なビット数の推定値、誤訂正した場合の誤訂正したビット数）をFECパフォーマンスモニタ部341へ出力する。ここで、C2復号はC2符号化と同様に、jm個の符号サブブロック20-j（j=1, 2, ..., jm）の各々に対して、符号サブブロック20-1をC2復号した後ないしは復号中に符号サブブロック20-2のC2復号を開始するという具合に行う。そして各1個の符号サブブロック20-jをKr

段ないしは N_r 段に並列展開した状態のまま処理する。例えばシンドロームの計算において、 K_r バイト分ないしは N_r バイト分の並列入力に対し、その各々のバイトやビットの並列位置に応じたケタ上げを施した後、シンドローム計算を行えばよい。シンドローム計算の結果からエラー位置を示す $Error\ Locator\ Polynomial$ (ELPと略す) と、エラー値を間接的に示す $Error\ Evaluator\ Polynomial$ (EVPと略す) の各多項式係数を求める計算は、Euclidの互除算を用いる方法が広く知られており、 K_r バイト分ないしは N_r バイト分の並列状態には依存しない。エラー位置計算は、RS符号ではシンボル位置、BCH符号ではビット位置に対応したガロア体の元をELP多項式に代入して、“ゼロ”となるか否かによって、該当シンボル位置やビット位置にエラーが存在するか否かを判定する。エラー値計算も、シンボル位置やビット位置に対応したガロア体の元をEVP多項式やELPの微分多項式に代入して、該当シンボル位置やビット位置に仮にエラーが存在する場合のエラー値を計算する。

【0217】

このエラー位置計算とエラー値計算を、 K_r バイト分ないしは N_r バイト分の各々のバイトやビットの並列位置に対応した独立な計算を同時に行うこととする。その際、各並列位置に応じたケタ上げを施して計算すればよい。

【0218】

該当ビットに対して上記のエラー位置計算とエラー値計算を行いながら、該当ビットのエラーを訂正して出力するような逐次復号を行うこともできるし、あるいは全てのビット位置に対するエラー位置計算とエラー値計算を行った後、エラーの存在する位置のエラーを訂正して出力してもよい。後者の場合は、エラー訂正能力を超えたエラーが発生した場合に生じるELP多項式とEVP多項式の不合理性を検出できる為、誤訂正を抑制することができる。

【0219】

なお、ELPとEVPの多項式係数計算やエラー値計算では、ガロア体の割り算、すなわち逆元による掛け算が必要となる。このガロア体の逆元の導出手法として、所定のガロア体の元とのかけ算結果が“1”となる元を探索して求める手

法（探索化手法と記す）と、所定のガロア体の元の随伴行列を作成し逆行列、ないしは上三角化行列か下三角化行列を計算することで逆元を求める手法（行列化手法と記す）と、予めガロア体の全ての元に対応する逆元をメモリに格納しておき、所定のガロア体の元に対応するメモリの情報を読み出すことで逆元を求める手法（メモリ化手法と記す）とのいずれを用いてもよい。

【 0 2 2 0 】

さらに、本プロセッサ部 3 1 5 の内部の上記計算を高速化して、すなわち第 1 クロック信号 3 3 1 C を適当に倍周したローカルなクロックを用いて行ってもよい。

【 0 2 2 1 】

あるいはまた、シンドロームのパターンに対応したエラー位置とエラー値を予めメモリに格納しておき、シンドロームの計算結果に対応したメモリ内の情報を読み出すことで、直接復号を行ってもよい。

【 0 2 2 2 】

C 2 符号として、訂正能力の低い符号を使用すれば、予め E L P や E V P の多項式係数をシンドロームを変数とする数式として求めておき、その計算を簡略化できる。

なお、C 2 符号が B C H 符号の場合は、E V P の多項式係数計算とエラー値計算は不要である。さらに、C 2 符号として、m の小さい短符号長の符号を使用することによって、復号に伴う遅延時間を減少することができる。

【 0 2 2 3 】

第 2 オーバヘッド抽出部 3 1 6 は、第 1 デコードプロセッサ部 3 1 5 からのデータ信号内の予め定められた所定の位置、例えば図 2、図 4、図 6、図 7 のエリア 1 1 0 C 内の所定の位置の情報を抽出した後、データ信号をそのまま第 1 フレーム変換部 3 1 7 へ出力すると共に、抽出した情報 3 4 0 b をオーバヘッドプロセッサ部 3 4 0 へ出力する。

【 0 2 2 4 】

第 1 フレーム変換部 3 1 7 は、（送信元ケース 1）の場合、第 2 オーバヘッド抽出部 3 1 6 からの並列化されたデータ信号の各々を、第 1 クロックレート変換

部 3 3 2 からの第 1 クロック信号 3 3 2 C のタイミングを用いてそのビットレートを $(K_r \div N_r)$ 倍、ないしは $\{m \div (m + \xi)\}$ 倍に変換し、元の並列データ信号を図 1、図 3、図 5 のようなフレームフォーマット内のエリア 1 0 0 に配置して出力する。あるいは（送信元ケース 2）の場合、第 2 オーバヘッド抽出部 3 1 6 からのデータ信号の C 2 符号用のチェックビットエリアである $(N_r - K_r)$ 段相当の並列信号を削除するか終端して以降の各プロセスへ伝播しないようにし、元の並列データ信号を図 1、図 3、図 5 のようなフレームフォーマット内のエリア 1 0 0 に配置して出力する。

【 0 2 2 5 】

第 2 デコードプロセッサ部 3 1 8 は、第 1 フレーム変換部 3 1 7 からの出力データ信号に対して、前記の実施例の C 1 復号を行って、復号したデータ信号を第 3 オーバヘッド抽出部 3 1 9 へ出力すると共に、C 1 復号結果 3 4 1 b（訂正したビット数、訂正不能なエラーが存在した場合の訂正不能なビット数の推定値、誤訂正した場合の誤訂正したビット数）を F E C パフォーマンスモニタ部 3 4 1 へ出力する。ここで、C 1 復号は C 1 符号化と同様に、 K_r 個の符号サブブロック $10 - i$ ($i = 1, 2, \dots, K_r$) の各々に対して独立にかつ同時に行う。本プロセッサ部 3 1 8 は、 K_r 個の符号サブブロック $10 - i$ の各々を扱う K_r 個の C 1 デコードモジュール $318 - MDJ - i$ ($i = 1, 2, \dots, K_r$) で構成してもよい。C 1 デコードモジュール $318 - MDJ - i$ の各々は、入力データからのシンδροームの計算と、シンδροームからの E L P と E V P の多項式係数の計算と、E L P と E V P の多項式係数からのエラー位置の計算及びエラー値の計算を行う。

【 0 2 2 6 】

ここで、シンδροームからの E L P と E V P の多項式係数の計算を、C 1 デコードモジュール $318 - MDJ - i$ の各々で共用化してもよい。この場合、例えば符号サブブロック $10 - 1$ に対して E L P と E V P の多項式係数の計算を行った後、符号サブブロック $10 - 2$ に対して E L P と E V P の多項式係数の計算を行うという具合に、符号サブブロック $10 - i$ 毎に順々に行ってもよいし、共用化する符号サブブロックを $10 - 1 \sim 10 - i_s$ ($i_s < K_r$) と、 $10 - (i$

$s + 1) \sim 10 - K_r$ とに 2 分割したり、4 分割してもよい。なお、第 1 デコードプロセッサ部 3 1 5 と同様に、E L P と E V P の多項式係数計算やエラー値計算では、ガロア体の割り算、すなわち逆元による掛け算が必要となるが、前記の探索化手法か、行列化手法か、メモリ化手法のいずれかを用いて逆元を導出できる。勿論、本プロセッサ部 3 1 8 の内部の上記計算を高速化して、すなわち第 2 クロック信号 3 3 2 C を適当に倍周したローカルなクロックを用いて行ってもよい。あるいはまた、シンδροームのパターンに対応したエラー位置とエラー値を予めメモリに格納しておき、シンδροームの計算結果に対応したメモリ内の情報を読み出すことで、直接復号を行ってもよい。なお、C 1 符号が B C H 符号の場合は、E V P の多項式係数計算とエラー値計算は不要である。

【 0 2 2 7 】

第 3 オーバヘッド抽出部 3 1 9 は、第 2 デコードプロセッサ部 3 1 8 からのデータ信号内の予め定められた所定の位置、例えば図 1、図 3、図 5 のエリア 1 1 0 C 内の所定の位置の情報を抽出した後、データ信号をそのまま第 2 フレーム変換部 3 2 0 へ出力すると共に、抽出した情報 3 4 0 c をオーバヘッドプロセッサ部 3 4 0 へ出力する。

【 0 2 2 8 】

第 2 フレーム変換部 3 2 0 は、第 3 オーバヘッド抽出部 3 1 9 からの並列化されたデータ信号の各々を、第 2 クロックレート変換部 3 3 3 からの第 2 クロック信号 3 3 3 C のタイミングを用いてそのビットレートを $(K_c \div N_c)$ 倍に変換し、スーパー F E C 信号 3 5 0 の送信元の図 1 2 のスーパー F E C シグナルトランスミッタ 2 における第 1 フレーム変換部 2 1 4 に入力されたのと等価な並列データを復元する。

【 0 2 2 9 】

パラレル・シリアル変換部 3 2 1 は、第 2 フレーム変換部 3 2 0 からの K_r 段の並列データ信号を、その 1 ビット分の周期と位相が、第 3 クロック信号 3 3 4 C のそれに等しくなるように δ バイト毎にインターリーブして、ビットの並びをシリアル化してクライアント信号 3 0 0 として出力する。

【 0 2 3 0 】

以上により、出力されるクライアント信号 3 0 0 はスーパー F E C 信号 3 5 0 の送信元である図 1 2 のスーパー F E C シグナルトランスミッタ 2 において受信したクライアント信号 2 0 0 を復元したものとなる。

【 0 2 3 1 】

オーバヘッドプロセッサ部 3 4 0 は、第 1 オーバヘッド抽出部 3 1 4、第 2 オーバヘッド抽出部 3 1 6、第 3 オーバヘッド抽出部 3 1 9 から受信した伝送網の O A M & P 用のオーバヘッド情報 3 4 0 a、3 4 0 b、3 4 0 c を編集したり、この情報からスーパー F E C 信号 3 5 0 が正常であったか否かを判断したり、あるいはそのビットエラーレートやビットエラー数といった性能品質を監視して劣化したか否かを判断したり、あるいは伝送網の運用状態や保守状態を監視して、P M 情報 3 9 7 を外部制御システム 9 へ通知する。

【 0 2 3 2 】

F E C パフォーマンスモニタ部 3 4 1 は、第 1 デコードプロセッサ部 3 1 5 と第 2 デコードプロセッサ部 3 1 8 から受信した C 1 復号結果 3 4 1 b と C 2 復号結果 3 4 1 a とから、各々の復号結果を総計し、各々の復号結果と総計結果を F E C - P M 結果 3 9 8 として外部制御システム 9 へ通知する。

【 0 2 3 3 】

上記の各部のうち、フレーム同期部 3 1 2 から第 2 オーバヘッド抽出部 3 1 6 までの各部はクロック信号 3 3 1 C のタイミングで動作する。第 2 デコードプロセッサ部 3 1 8 と第 3 オーバヘッド抽出部 3 1 9 はクロック信号 3 3 2 C のタイミングで動作する。

【 0 2 3 4 】

なお、上記において、外部制御システム 9 から上記スーパー F E C シグナルレシーバ 3 を制御してもよい。例えば第 1 デコードプロセッサ部 3 1 5 や第 2 デコードプロセッサ部 3 1 8 に対して、（実施例 6）で記した（方法 1 B）～（方法 4 B）のうちどの動作を行うかや、（実施例 1 1）で記したようにフレーミングパターンエリアや O A M & P 用のオーバヘッドエリアを復号対象にするかや、（実施例 1 2）で記したように C 1 復号や C 2 復号を行うか否かを制御信号 9 d、

9 e によって制御してもよい。また、スーパー F E C 信号 3 5 0 が信号断等の異常状態であることを検出した場合や、スーパー F E C シグナルレシーバ 3 の動作が異常状態になった際には外部制御システム 9 に対して警報 3 9 9 を通知してもよい。

【 0 2 3 5 】

本実施例により、スーパー F E C 信号を C 2 復号した後 C 1 復号してクライアント信号へと変換することで、10 のマイナス 12 乗のビットエラーレートに対して 6 d B 以上の十分な利得を発生するスーパー F E C レシーバを簡単に構成することができる。

【 0 2 3 6 】

(実施例 1 6)

本発明の実施の形態であるスーパー F E C シグナルレシーバの別の実施例を図 1 5 に示す。

本実施例のスーパー F E C シグナルレシーバ 3 の構成と動作は図 1 4 の実施例と同様であるが、第 1 フレーム変換部 3 1 7 と第 2 フレーム変換部 3 2 0 とを纏めて最後に配置した点、第 1 クロックレート変換部 3 3 2 と第 2 クロックレート変換部 3 3 3 とを纏めて配置した点異なる。さらに、第 3 オーバヘッド抽出部 3 1 9 からの並列データ信号を分岐した一方の並列データ信号 3 0 4 と、並列データ信号 3 0 4 に同期したクロック信号、すなわちクロック分周部 3 3 1 からのクロック信号を分岐した一方のクロック信号 3 0 5 と、並列データ信号 3 0 4 の位相を示す位相パルス信号 3 0 6 とをスーパー F E C シグナルレシーバ 3 の外部に出力するようにした点異なる。

【 0 2 3 7 】

第 1 クロックレート変換部 3 3 2、第 1 フレーム変換部 3 1 7、第 2 クロックレート変換部 3 3 3 の動作は（実施例 1 5）と同様である。

【 0 2 3 8 】

第 2 フレーム変換部 3 2 0 は、第 1 フレーム変換部 3 1 7 からの並列データ信号の各々に対して（実施例 1 5）と同様の処理を行う。さらに（送信元ケース 1）の場合は、第 1 フレーム変換部 3 1 7 を除去することが可能で、この場合第 3

オーバーヘッド抽出部 3 1 9 からの並列データ信号の各々を、第 2 クロックレート変換部 3 3 3 からの第 2 クロック信号 3 3 3 C のタイミングを用いてそのビットレートを直接 $\{ (K_r \div N_r) \times (K_c \div N_c) \}$ 、ないしは $\{ \{ m \div (m + \xi) \} \times (K_c \div N_c) \}$ 倍に変換し、スーパー FEC 信号 3 5 0 の送信元の図 1 2 のスーパー FEC シグナルトランスミッタ 2 における第 1 フレーム変換部 2 1 4 に入力されたのと等価な並列データを復元する。

【 0 2 3 9 】

他の各部の動作は、第 2 デコードプロセッサ部 3 1 8 が第 2 オーバヘッド抽出部 3 1 6 からのデータ信号を処理する点のみが異なり、他は（実施例 1 5）と同様である。

【 0 2 4 0 】

本実施例により、スーパー FEC 信号を C 2 復号及び C 1 復号した後に所定のビットレートへと減少してクライアント信号へと変換することで、十分な利得を発生するスーパー FEC レシーバをより簡単に構成することができる。

【 0 2 4 1 】

また、C 1 符号による単一復号を行う場合は、図 1 4、図 1 5 において第 1 クロックレート変換部 3 3 2、第 1 フレーム変換部 3 1 7、第 1 デコードプロセッサ部 3 1 5、第 1 オーバヘッド抽出部 3 1 4 を除去してここを単にスルーで接続すればよい。

【 0 2 4 2 】

あるいはまた、図 1 4、図 1 5 において第 1 オーバヘッド抽出部 3 1 4、第 2 オーバヘッド抽出部 3 1 6、第 3 オーバヘッド抽出部 3 1 9 の各々は、スーパー FEC 信号 3 5 0 の送信元の図 1 2 のスーパー FEC シグナルトランスミッタ 2 における第 1 オーバヘッド挿入部 2 1 6、第 2 オーバヘッド挿入部 2 1 8、第 3 オーバヘッド挿入部 2 2 2 に対応して除去して単にスルー接続としてもよい。

【 0 2 4 3 】

さらにまた、図 1 2 ～図 1 5 において、クライアント信号 2 0 0、3 0 0 の代わりに、適当に並列化した並列化クライアント信号 2 0 1、3 0 1 でもよい。

また、並列化クライアント信号 2 0 1、3 0 1 と共に、これらと同期し、かつ

これらのビットレートと等しいビットレートを有するクロック信号 2 0 2、3 0 2 を受信したり送信してもよい。

【 0 2 4 4 】

また、クライアント信号 2 0 0 やクライアント信号 2 0 1 の全データ容量のうち、少なくとも $\{ (N_r \times N_c - K_r \times K_c) \div (N_r \times N_c) \}$ 倍以上に相当する容量が自由に使用可能な空きエリアであるような場合には、第 1 フレーム変換部 2 1 4 や、第 2 フレーム変換部 2 2 0 ではビットレートの変換は不要であり、クライアント信号 2 0 0 やクライアント信号 2 0 1 内のデータ位置を適当に再配置するだけでよい。

【 0 2 4 5 】

また、クライアント信号 2 0 0 や並列化クライアント信号 2 0 1 のデータフォーマットが既に図 1 ～図 7 のようになり、1 1 0 B、1 1 0 C、1 2 0 B、1 2 0 C の各エリアが全て自由に使用可能な空きエリアであるような場合には、第 1 フレーム変換部 2 1 4 や、第 2 フレーム変換部 2 2 0 は不要である。この場合はさらに、1 1 0 B、1 1 0 C、1 2 0 B、1 2 0 C のエリアのうち任意の位置に所定の診断パターンを挿入したり分離・照合したりすることによって、クライアント信号 2 0 0 の送信元の装置とスーパー F E C シグナルトランスミッタ 2 との間、あるいはクライアント信号 3 0 0 の送信先の装置とスーパー F E C シグナルレシーバ 3 との間で信号送受に関する診断を行うことができる。また、クライアント信号 2 0 0、3 0 0 や並列化クライアント信号 2 0 1、3 0 1 のデータフォーマット内の所定の位置を示す周期的な位相パルス信号 2 0 3、3 0 3 を受信したり送信してもよい。

【 0 2 4 6 】

同様に、スーパー F E C 信号 2 5 0、3 5 0 は、適当に並列化した並列化スーパー F E C 信号 2 5 1、3 5 1 であってもよい。また、並列化スーパー F E C 信号 2 5 1、3 5 1 と共に、これらと同期し、かつこれらのビットレートと等しいビットレートを有するクロック信号 2 5 2、3 5 2 や、スーパー F E C 信号 2 5 0、3 5 0 や並列化スーパー F E C 信号 2 5 1、3 5 1 のデータフォーマット内の所定の位置を示す周期的な位相パルス信号 2 5 3、3 5 3 を受信したり送信し

てもよい。

【 0 2 4 7 】

上記の第 1 エンコードプロセッサ部 2 1 7 と第 2 エンコードプロセッサ部 2 2 1、第 1 デコードプロセッサ部 3 1 5 と第 2 デコードプロセッサ部 3 1 8 は符号化・復号化の論理が固定的に実装される L S I や F P G A であっても、あるいは各々の論理をソフトウェアとして実装し動作するマイクロプロセッサでもよい。また、両者は同一の L S I / F P G A に実装されても、各々のソフトウェアを両方実装して時分割で動作させる同一の C P U であってもよい。

【 0 2 4 8 】

(実施例 1 7)

本発明の実施の形態であるスーパー F E C シグナルトランスミッタとスーパー F E C シグナルレシーバとを用いた伝送装置の実施例を図 1 6 に示す。

【 0 2 4 9 】

本発明の伝送装置 1 は、図 1 3 のスーパー F E C シグナルトランスミッタ 2 と、図 1 5 のスーパー F E C シグナルレシーバ 3 とを具備する。

【 0 2 5 0 】

スーパー F E C シグナルトランスミッタ 2 はクライアント側の伝送路 5 0 から受信したクライアント信号 2 0 0 をスーパー F E C 信号 2 5 0 に変換して電気／光変換部 2 6 0 へ出力する。

【 0 2 5 1 】

電気／光変換部 2 6 0 は、スーパー F E C シグナルトランスミッタ 2 からのスーパー F E C 信号 2 5 0 を、これと波形が等価で所定の波長と光パワー密度を有する光信号 2 5 9 に変換し、スーパーライン側の光ファイバ伝送路 6 0 へ出力する。

【 0 2 5 2 】

光／電気変換部 3 6 0 は、スーパーライン側の光ファイバ伝送路 6 1 から受信した光信号 3 5 9 を、これと波形が等価な電気信号に変換しスーパー F E C 信号 3 5 0 として出力する。

【 0 2 5 3 】

スーパー F E C シグナルレシーバ 3 は受信したスーパー F E C 信号 3 5 0 をクライアント信号 3 0 0 に変換してクライアント側の伝送路 5 1 へ出力すると共に、C 1 復号及び C 2 復号後の並列データ信号 3 0 4 とクロック信号 3 0 5 と位相パルス信号 3 0 6 をスーパー F E C シグナルトランスミッタ 2 へ出力する。

以上を動作モード A と称する。

【 0 2 5 4 】

スーパー F E C シグナルトランスミッタ 2 を上記とは異なる下記のように動作させることを動作モード B と称する。

【 0 2 5 5 】

すなわち、スーパー F E C シグナルトランスミッタ 2 をスーパー F E C シグナルレシーバ 3 から受信した並列データ信号 2 0 4 とクロック信号 2 0 5 と位相パルス信号 2 0 6 (各々 3 0 4 、 3 0 5 、 3 0 6 に接続している) を再度スーパー F E C 信号 2 5 0 に変換して電気 / 光変換部 2 6 0 へ出力する動作状態を動作モード B とする。

【 0 2 5 6 】

この 2 種類の動作モードのうちいずれを選ぶかを、ハードウェア上の固定的配線で選択しても、監視制御線 1 9 を介して外部制御システム 9 によって制御してもよい。

【 0 2 5 7 】

本伝送装置を動作モード A で動作させた場合は、クライアント信号とスーパー F E C 信号との間の変換を双方向で行うことができ、また動作モード B で動作させた場合は、スーパー F E C 信号を中継することが可能となる。

【 0 2 5 8 】

また、スーパー F E C シグナルレシーバ 3 からのクライアント信号 3 0 0 を分岐してスーパー F E C シグナルトランスミッタ 2 へループバックしてもよく、この場合は動作モード A の動作となる。

【 0 2 5 9 】

あるいはまた、スーパー F E C シグナルトランスミッタ 2 として図 1 3 の代わ

りに図 1 2 を、スーパー F E C シグナルレシーバ 3 として図 1 5 の代わりに図 1 4 のを用いてもよい。この場合は動作モード A のみの動作となる。

【 0 2 6 0 】

本実施例により、クライアント信号をスーパー F E C 信号に変換して送信したり、あるいはスーパー F E C 信号を中継して送信する伝送装置を構成することができる。

【 0 2 6 1 】

(実施例 1 8)

本発明の実施の形態であるスーパー F E C シグナルトランスミッタとスーパー F E C シグナルレシーバとを用いた伝送装置の別の実施例を図 1 7 に示す。

【 0 2 6 2 】

本発明の伝送装置 1 B の構成は実施例 1 7 の構成にさらに第 1 クロスコネクトスイッチ部 4 A、第 1 多重部 5 A、第 1 分離部 6 A を追加した点異なる。

【 0 2 6 3 】

第 1 クロスコネクトスイッチ部 4 A は、入力された複数個のサブクライアント信号 $240-i$ ($i=1, 2, \dots, u$) と、複数個の中間クライアント信号 $243-j$ ($j=1, 2, \dots, v$) の各々を独立に、クロスコネクト/分岐して複数個のサブクライアント信号 $241-i$ ($i=1, 2, \dots, u$)、及び複数個の中間クライアント信号 $242-j$ ($j=1, 2, \dots, v$) として出力する。

【 0 2 6 4 】

第 1 多重部 5 A は第 1 クロスコネクトスイッチ部 4 A からの中間クライアント信号 $242-j$ ($j=1, 2, \dots, v$) を時分割多重してクライアント信号 2 0 0 とし、スーパー F E C シグナルトランスミッタ 2 へ出力する。

【 0 2 6 5 】

第 1 分離部 6 A はスーパー F E C シグナルレシーバ 3 からのクライアント信号 3 0 0 を分離して中間クライアント信号 $243-j$ ($j=1, 2, \dots, v$) とし、第 1 クロスコネクトスイッチ部 4 A へ出力する。

【 0 2 6 6 】

他の各部については実施例 1 7 と同様である。また、スーパー F E C シグナル

トランスミッタ 2 として図 1 3 の代わりに図 1 2 を、スーパー F E C シグナルレシーバ 3 として図 1 5 の代わりに図 1 4 のを用いてもよい。

【 0 2 6 7 】

本実施例により、複数個のサブクライアント信号をスーパー F E C 信号に変換して送信したり、あるいはスーパー F E C 信号を中継して送信する伝送装置を構成することができる。

【 0 2 6 8 】

(実施例 1 9)

本発明の実施の形態であるスーパー F E C シグナルトランスミッタとスーパー F E C シグナルレシーバとを用いた伝送装置の別の実施例を図 1 8 に示す。

【 0 2 6 9 】

本発明の伝送装置 1 C の構成は実施例 1 7 や実施例 1 8 の構成を複数個使用し、かつ第 2 クロスコネクトスイッチ部 4 B、第 2 多重部 5 B、第 2 分離部 6 B を追加した点が異なる。

【 0 2 7 0 】

r 個のクライアント／スーパー F E C 変換部 $7-k$ ($k=1, 2, \dots, r$) の各々は、図 1 6 の伝送装置 1 A かまたは図 1 7 の伝送装置 1 B の構成と同様であり、互いに独立に動作する。具体的には、クライアント信号 $200-k$ をスーパー F E C 信号の光信号 $255-k$ に変換する一方で、スーパー F E C 信号の光信号 $355-k$ をクライアント信号 $300-k$ に変換する。

【 0 2 7 1 】

第 2 クロスコネクトスイッチ部 4 B は、 r 個のクライアント／スーパー F E C 変換部 $7-k$ ($k=1, 2, \dots, r$) から入力された r 個の光信号 $255-a$ ($a=1, 2, \dots, r$) と、第 2 分離部 6 B から入力された w_i 個の光信号 $356-b$ ($b=1, 2, \dots, w_i$) の各々を独立に、クロスコネクト／分岐して r 個の光信号 $355-c$ ($c=1, 2, \dots, r$)、及び w_o 個の光信号 $256-d$ ($d=1, 2, \dots, w_o$) として出力する。

【 0 2 7 2 】

第 2 多重部 5 B は、第 2 クロスコネクトスイッチ部 4 B からの w_o 個の光信号

256-d ($d=1, 2, \dots, w_0$) を波長分割多重し、波長多重信号 257 と
してスーパーライン側の伝送路 60 へ出力する。

【0273】

第2分離部 6B は、スーパーライン側の伝送路 61 から受信した波長多重信号
357 を各々の波長毎に分離し、 w_i 個の光信号 356-b ($b=1, 2, \dots,$
 w_i) として第2クロスコネクトスイッチ部 4B へ出力する。

【0274】

ここで、 w_0 個の光信号 256-d ($d=1, 2, \dots, w_0$) の各々の光の波
長が互いに異なるように、クライアント/スーパーFEC変換部 7-k ($k=1$
 $, 2, \dots, r$) と第2クロスコネクトスイッチ部 4B を調整する。すなわち、前
者で波長を割り当てるか、または後者で波長を変換するかのいずれか、ないしは
両方を行って波長を調整する。

【0275】

また、第2クロスコネクトスイッチ部 4B の内部が電気信号処理で、インター
フェースが光信号処理の場合、入力された r 個の光信号 255-a ($a=1, 2$
 $, \dots, r$) と、 w_i 個の光信号 356-b ($b=1, 2, \dots, w_i$) を、電気信
号に変換してクロスコネクト/分岐処理した後、光信号に変換して r 個の光信号
355-c ($c=1, 2, \dots, r$)、及び w_0 個の光信号 256-d ($d=1,$
 $2, \dots, w_0$) として出力すればよい。

【0276】

この場合でさらに、第2クロスコネクトスイッチ部 4B と、クライアント/ス
ーパーFEC変換部 7-k ($k=1, 2, \dots, r$) 間は電気信号であってもよい
。この場合、クライアント/スーパーFEC変換部 7-k の各々の電気/光変換
部 260、光/電気変換部 360 は不要であり、第2クロスコネクトスイッチ部
4B のスーパーライン側、すなわち w_0 個の光信号 256-d ($d=1, 2, \dots,$
 w_0)、 w_i 個の光信号 356-b ($b=1, 2, \dots, w_i$) との間で電気→
光変換、光→電気変換を行えばよい。

【0277】

また、上記実施例 19 において、第2多重部 5B と第2分離部 6B は、波長分

割多重・波長分割分離ではなく、時分割多重・時分割分離でもよい。この場合は、 r 個の光信号 $255-a$ ($a=1, 2, \dots, r$)、 w_i 個の光信号 $356-b$ ($b=1, 2, \dots, w_i$)、 r 個の光信号 $355-c$ ($c=1, 2, \dots, r$)、 w_o 個の光信号 $256-d$ ($d=1, 2, \dots, w_o$) の“光信号“を、“電気信号“に読み替えればよい。勿論この場合はクライアント／スーパーFEC変換部 $7-k$ ($k=1, 2, \dots, r$) と第2クロスコネクトスイッチ部4Bには電気信号と光信号との変換機能は不要である。そして第2多重部5Bでは、 w_o 個の電気信号 $256-d$ ($d=1, 2, \dots, w_o$) を時分割多重した後に光信号 257 に変換して出力し、第2分離部6Bでは、光信号 357 を電気信号に変換した後に時分割分離して w_i 個の電気信号 $356-b$ ($b=1, 2, \dots, w_i$) として出力する。

【0278】

(実施例20)

本発明の実施の形態である伝送装置を用いたネットワークの構成の実施例を図19に示す。

【0279】

スーパーFECドメイン400は、その内部で、光ファイバないしは電氣的伝送路を介してスーパーFEC信号を送受して処理するネットワークであり、先の実施例の伝送装置と同様のネットワークエレメント500～509と、これらを接続する光ファイバないしは電氣的伝送路と、ネットワークエレメント500～509を制御したり本ドメイン400のOAM&Pを実行するオペレーティングシステム9によって構成する。

【0280】

スーパーFECドメイン410は、その内部で、光ファイバないしは電氣的伝送路を介してスーパーFEC信号を送受して処理するネットワークであり、ネットワークエレメント510、511の各々をスーパーFECドメイン400内のネットワークエレメント509、508に接続する。例えば、ネットワークエレメント508と511間を光ファイバないしは電氣的伝送路で接続し、ネットワークエレメント508から511への信号、及び逆向きのネットワークエレメン

ト511から508への信号を、共にスーパーFEC信号とする。ここで、ネットワークエレメント510、511も先の実施例の伝送装置と同様である。

【0281】

G. 975 FECドメイン420～422は、その内部で、伝送路を介してITU-Tの勧告G. 975で規定される信号（これをG. 975信号と称す）を送受して処理するネットワークであり、ネットワークエレメント520～522の各々をスーパーFECドメイン400内のネットワークエレメント500、502、504に接続する。例えば、ネットワークエレメント500と520間を光ファイバないしは電氣的伝送路で接続し、ネットワークエレメント500から520への信号、及び逆向きのネットワークエレメント520から500への信号を、共に上記G. 975で規定される信号とするという具合にである。

【0282】

ノンFECドメイン430～434は、その内部で、伝送路を介して任意のデジタル信号を送受して処理するネットワークであり、このデジタル信号はG. 975信号でもなく、またスーパーFEC信号でもないものとする。そしてネットワークエレメント530～534の各々をスーパーFECドメイン400内のネットワークエレメント501、503、505～507に接続する。例えば、ネットワークエレメント503と531間を光ファイバないしは電氣的伝送路で接続し、ネットワークエレメント503から531への信号、及び逆向きのネットワークエレメント531から503への信号を、共にノンFECドメイン内と同一フォーマットの信号（これをノンFEC信号と称す）とするという具合にである。さらに、ノンFECドメイン430内のネットワークエレメント530が、上記G. 975で規定される信号を扱うインターフェースを具備する場合は、ネットワークエレメント501から530への信号、及び逆向きのネットワークエレメント530から501への信号を、共にG. 975信号とすることもできる。

【0283】

上記のようにネットワークを構成した状態で、スーパーFECドメイン400内のネットワークエレメント500～509は、外部のスーパーFECドメイン

410や、G. 975 FECドメイン420～422や、ノンFECドメイン430～434との間の信号をクライアント信号として、先の実施例で記したスーパーFEC信号との間の変換や、多重・分離・中継・クロスコネクト切替を行ったり、ネットワークのOAM&P用の各種情報をオペレーティングシステム9に通知したりする。

【0284】

オペレーティングシステム9は各ネットワークエレメント500～509から通知されたOAM&P用の各種情報や、オペレータからの設定情報にもとづいて、スーパーFECドメイン400のOAM&Pを実行する。さらに、オペレーティングシステム9は各ネットワークエレメント500～509に対して、クライアント信号の種類に応じて適切な動作を実行するように制御したり、スーパーFEC信号間やクライアント信号間の多重・分離・中継・クロスコネクト切替を制御したり、場合によってはスーパーFEC信号間のプロテクション切替・リストラクション切替を制御したりする。

【0285】

図19では、ネットワークエレメント間を接続するケーブルとして、スーパーFEC信号を伝送するものを3本線で、G. 975信号を伝送するものを1本の実線で、ノンFEC信号を伝送するものを1本の破線で示してある。

【0286】

また、ネットワークエレメント間の接続ケーブルは1個である必要はなく、信号の伝送方向に対応させて2個にしても、任意の複数個であってもよい。

【0287】

さらに、スーパーFECドメイン400内のネットワーク・トポロジーは図19のようなリング型でなくてもよく、例えば1対1対向のリニヤ型でも、メッシュ型でも、スター型でも、あるいはこれらの複合であってもよい。

【0288】

本実施例により、既存の各種ネットワークをローカルエリアなネットワークと見立て、これらからの各種クライアント信号をスーパーFEC信号に変換して長距離を伝送させるワイドエリアなネットワークを容易に構成でき、かつG. 97

5 信号を扱う既存のネットワークとの相互整合性のよいネットワークを構成することが可能となる。

【 0 2 8 9 】

【発明の効果】

本発明のエラー訂正符号の符号化方法を用いれば、10のマイナス12乗のビットエラーレートに対して6dB以上の十分な利得を有するエラー訂正符号で、時分割多重における多重度を増加した際の伝送距離の維持や、波長分割多重における異種ビットレートの光信号が混在する際の伝送距離の最大化や、さらに時分割の多重度を変えない条件下で中継間隔を増加させたりするのに好適なエラー訂正符号や、8個エラー訂正リードソロモン符号を導入した既存の伝送網との相互接続性を確保しつつより高い利得を有するエラー訂正符号を容易に構成することができた。さらに、本発明のスーパーFECシグナルトランスミッタ、レシーバを用いれば、上記の特性を有する伝送装置、及びネットワークを容易に実現することができた。

【図面の簡単な説明】

【図1】

本発明の実施例であるエラー訂正符号化方法を示すフレーム図である。

【図2】

本発明の実施例であるエラー訂正符号化方法を示すフレーム図である。

【図3】

本発明の別の実施例であるエラー訂正符号化方法を示すフレーム図である。

【図4】

本発明の別の実施例であるエラー訂正符号化方法を示すフレーム図である。

【図5】

本発明の別の実施例であるエラー訂正符号化方法を示すフレーム図である。

【図6】

本発明の別の実施例であるエラー訂正符号化方法を示すフレーム図である。

【図7】

本発明の別の実施例であるエラー訂正符号化方法を示すフレーム図である。

【図 8】

本発明の実施例のエラー訂正符号化方法の符号種類を示す図である。

【図 9 A】

本発明の実施例のエラー訂正符号化方法の符号種類を示す図である。

【図 9 B】

本発明の実施例のエラー訂正符号化方法の符号種類を示す図である。

【図 1 0】

本発明の別の実施例であるエラー訂正符号化方法を示すフレーム図である。

【図 1 1】

本発明の別の実施例であるエラー訂正符号化方法を示すフレーム図である。

【図 1 2】

本発明の実施例である符号化装置の構成を示すブロック図である。

【図 1 3】

本発明の別の実施例である符号化装置の構成を示すブロック図である。

【図 1 4】

本発明の実施例である復号装置の構成を示すブロック図である。

【図 1 5】

本発明の別の実施例である復号装置の構成を示すブロック図である。

【図 1 6】

本発明の実施例の伝送装置の構成を示すブロック図である。

【図 1 7】

本発明の別の実施例の伝送装置の構成を示すブロック図である。

【図 1 8】

本発明の別の実施例の伝送装置の構成を示すブロック図である。

【図 1 9】

本発明の実施例であるネットワークの構成図である。

【図 2 0】

並列化信号とクライアント信号やスーパー F E C 信号の時系列関係を示す図である。

【図 2 1】

並列化信号とクライアント信号やスーパー F E C 信号の時系列関係を示す図である。

【符号の説明】

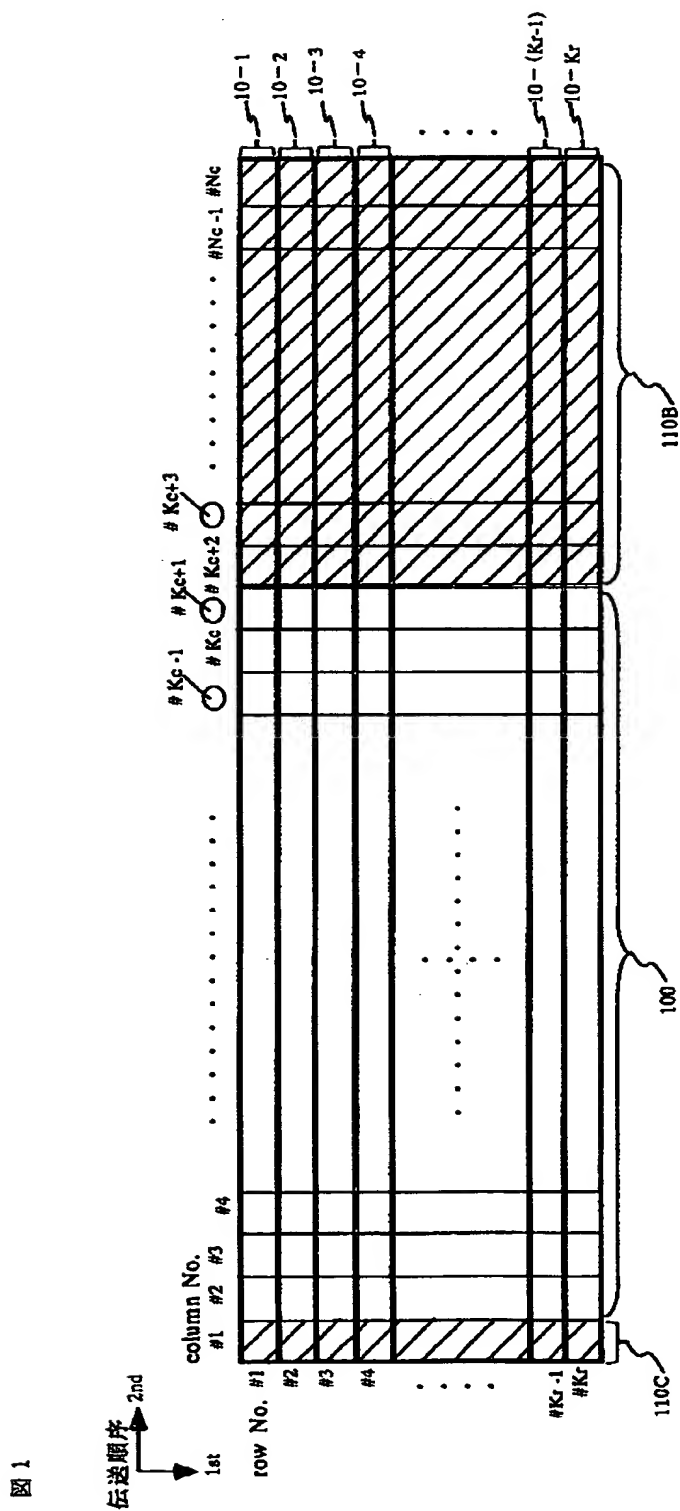
1、1 B、1 C…伝送装置、 2…スーパー F E C シグナルトランスミッタ、
 3…スーパー F E C シグナルレシーバ、 4 A、4 B…クロスコネクトスイッチ部、
 5 A、5 B…多重部、 6 A、6 B…分離部、 7-1~7-r…クライアント/スーパー F E C 変換部、 9…外部制御システム、 9 a、9 b、9 c、
 9 d、9 e、9 f…制御信号、
 10-1~10-K r、20-1~20-j m、21-1~21-j m…符号サブブロック、
 20-i-1~20-i-j : 符号サブブロック 20-i の第 j 列目、 19…監視制御線、
 50-1~50-u、51-1~51-u…クライアント側の伝送路、 60、61…スーパーライン側の光ファイバ伝送路、
 100、110 B、110 C、120 A、120 B…エリア、 100 B-1~100 B-j m、
 120 C-1~120 C-j m…エリア、 130、130-1、130-2…既符号化ブロック、
 130-1-1~130-1-N r…既符号化ブロック 130-1 の第 1 行から N r 行、
 130-2-1~130-2-N r…既符号化ブロック 130-2 の第 1 行から N r 行、
 200、200-1~200-r…クライアント信号、 201…並列化クライアント信号、
 202…クロック信号、 203…位相パルス信号、 204…並列データ信号、
 205…クロック信号、 206…位相パルス信号、 210…クロック抽出部、
 210 C…クロック信号、 211…クロック分周部、 211 C…クロック信号、
 212…シリアル・パラレル変換部、 213…第 1 クロックレート変換部、
 213 C…第 1 クロック信号、 214…第 1 フレーム変換部、 215…オーバーヘッドプロセッサ部、
 215 a、215 b、215 c…各種情報、 216…第 1 オーバヘッド挿入部、
 217…第 1 エンコードプロセッサ部、 217-MD J-1~217-MD J-K r…C 1 エンコードモジュール、
 218…第 2 オーバヘッド挿入部、 219…第 2 クロックレート変換部、
 219 C…第 2 クロック信号、 220…第 2 フレーム変換部 220、 221

…第2エンコードプロセッサ部、 2 2 2…第3オーバヘッド挿入部、 2 2 3
 …クロック倍周部、 2 2 3 C…第3クロック信号、 2 2 4…スクランブラ、
 2 2 5…パラレル・シリアル変換部、 2 2 7、 2 2 8…セレクタ、 2 2 8
 C…クロック信号、 2 4 0-1~2 4 0-u、 2 4 1-1~2 4 1-u…サブ
 クライアント信号、 2 4 2-1~2 4 2-v、 2 4 3-1~2 4 3-v…中間ク
 ライアント信号、 2 5 0…スーパーFEC信号、 2 5 1…並列化スーパーF
 EC信号、 2 5 2…クロック信号、 2 5 3…位相パルス信号、 2 5 5-1
 ~2 5 5-r、 2 5 6-1~2 5 6-w o…光信号、 2 5 7…波長多重信号、
 2 5 9…光信号、 2 6 0…電気／光変換部、 2 9 9…警報、 3 0 0、 3 0
 0-1~3 0 0-r…クライアント信号、 3 0 1…並列化クライアント信号、
 3 0 2…クロック信号、 3 0 3…位相パルス信号、 3 0 4…並列データ信
 号、 3 0 5…クロック信号、 3 0 6…位相パルス信号、 3 1 1…シリアル
 ・パラレル変換部、 3 1 2…フレーム同期部、 3 1 3…デスクランブラ、
 3 1 4…第1オーバヘッド抽出部、 3 1 5…第1デコードプロセッサ部、 3
 1 6…第2オーバヘッド抽出部、 3 1 7…第1フレーム変換部、 3 1 8…第
 2デコードプロセッサ部、 3 1 8-MDJ-1~3 1 8-MDJ-K r…C1
 デコードモジュール、 3 1 9…第3オーバヘッド抽出部、 3 2 0…第2フレ
 ーム変換部、 3 2 1…パラレル・シリアル変換部、 3 3 0…クロック抽出部
 、 3 3 0 C…クロック信号、 3 3 1…クロック分周部、 3 3 1 C…クロッ
 ク信号、 3 3 2…第1クロックレート変換部、 3 3 2 C…第1クロック信号
 、 3 3 3…第2クロックレート変換部、 3 3 3 C…第2クロック信号、 3
 3 4…クロック倍周部、 3 3 4 C…第3クロック信号、 3 4 0…オーバヘッ
 ドプロセッサ部、 3 4 0 a、 3 4 0 b、 3 4 0 c…オーバヘッド情報、 3 4
 1…FECパフォーマンスモニタ部、 3 4 1 a…C2復号結果、 3 4 1 b…
 C1復号結果、 3 5 0…スーパーFEC信号、 3 5 1…並列化スーパーFEC
 信号、 3 5 2…クロック信号、 3 5 3…位相パルス信号、 3 5 5-1~
 3 5 5-r、 3 5 6-1~3 5 6-w i…光信号、 3 5 7…波長多重信号、
 3 5 9…光信号、 3 6 0…光／電気変換部、 3 9 7…PM情報、 3 9 8…
 FEC-PM結果、 3 9 9…警報、 4 0 0、 4 1 0…スーパーFECドメイン

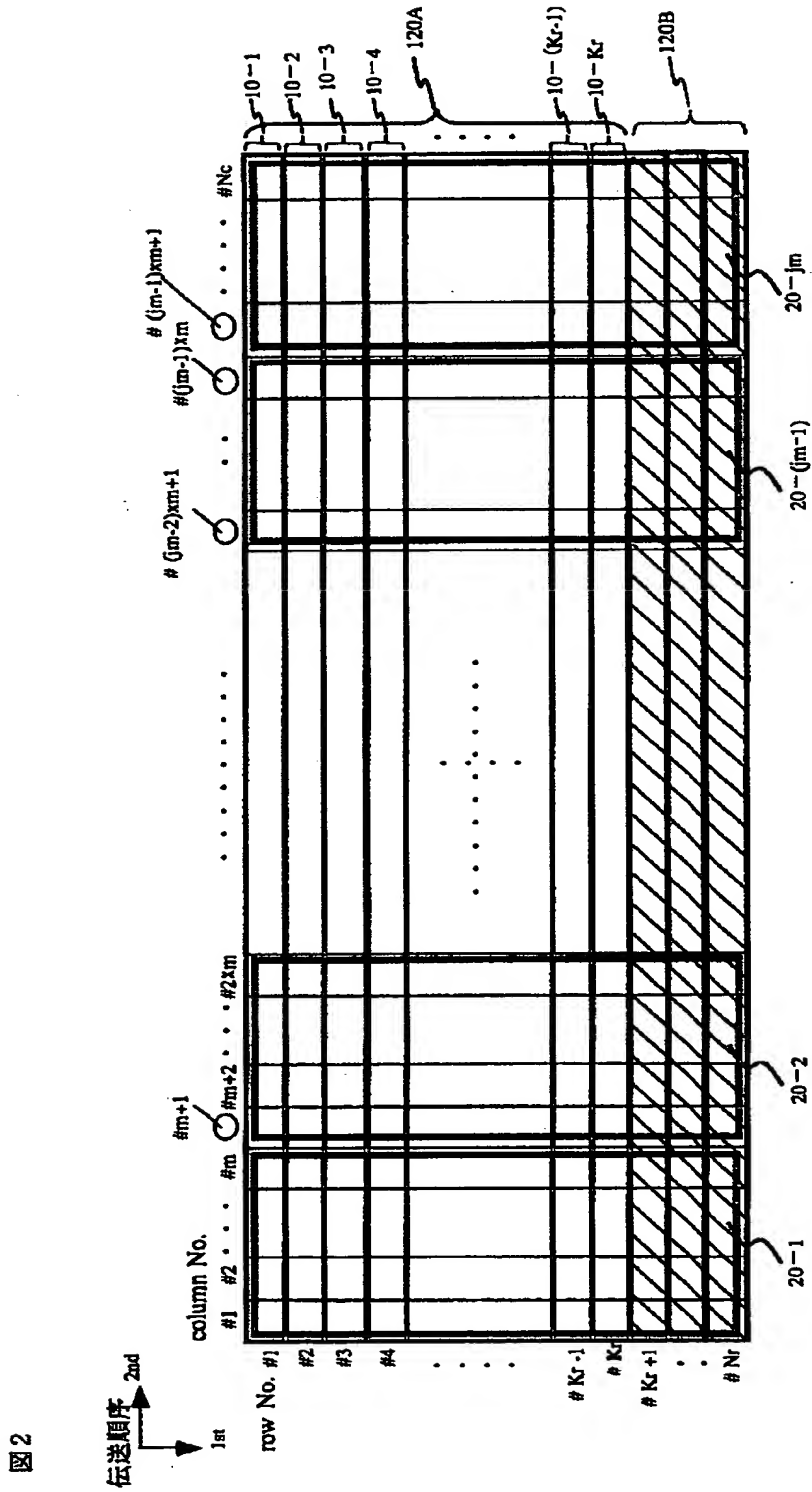
、 420～422…G. 975 FECドメイン、 430～434…ノンFECドメイン、500～511、520～522、530～534…ネットワークエレメント。

【書類名】 図面

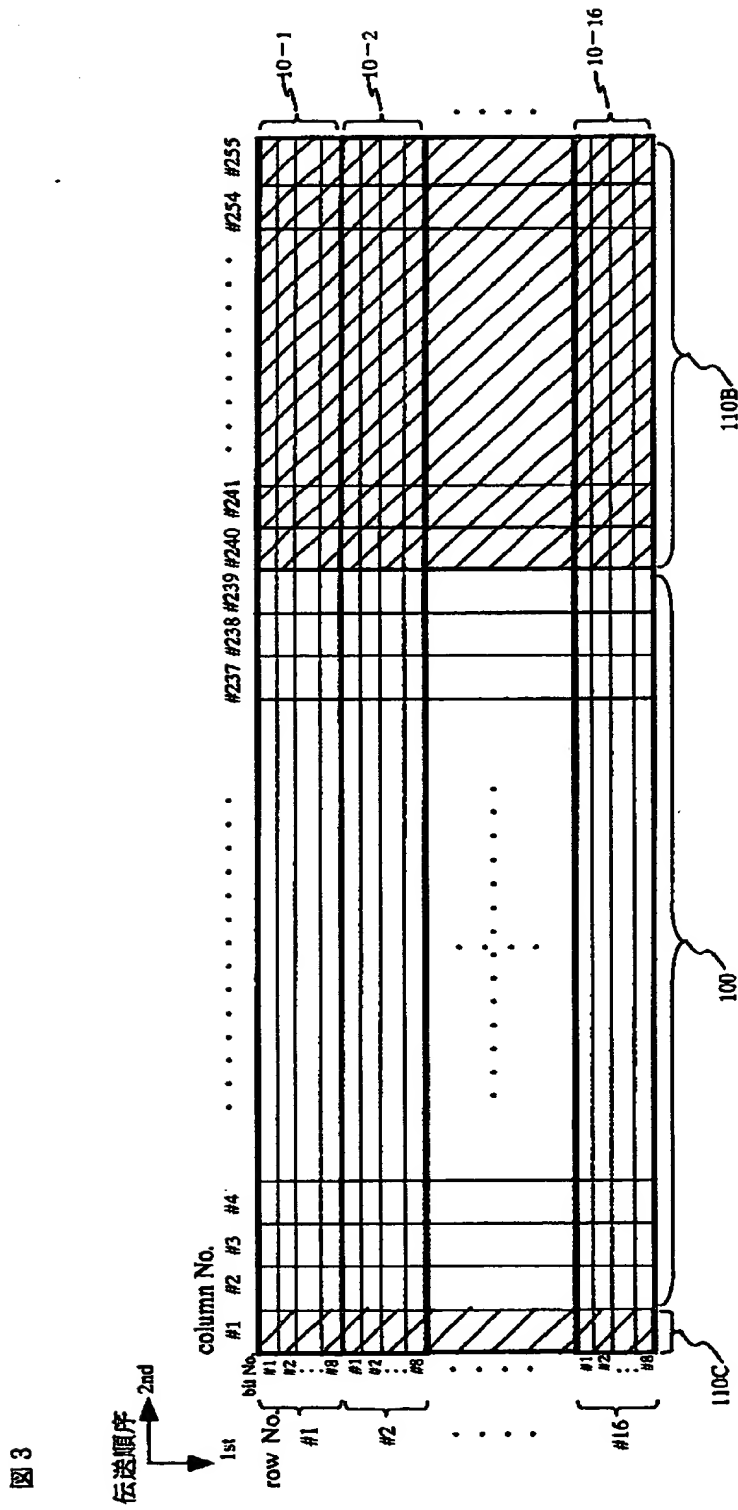
【図 1】



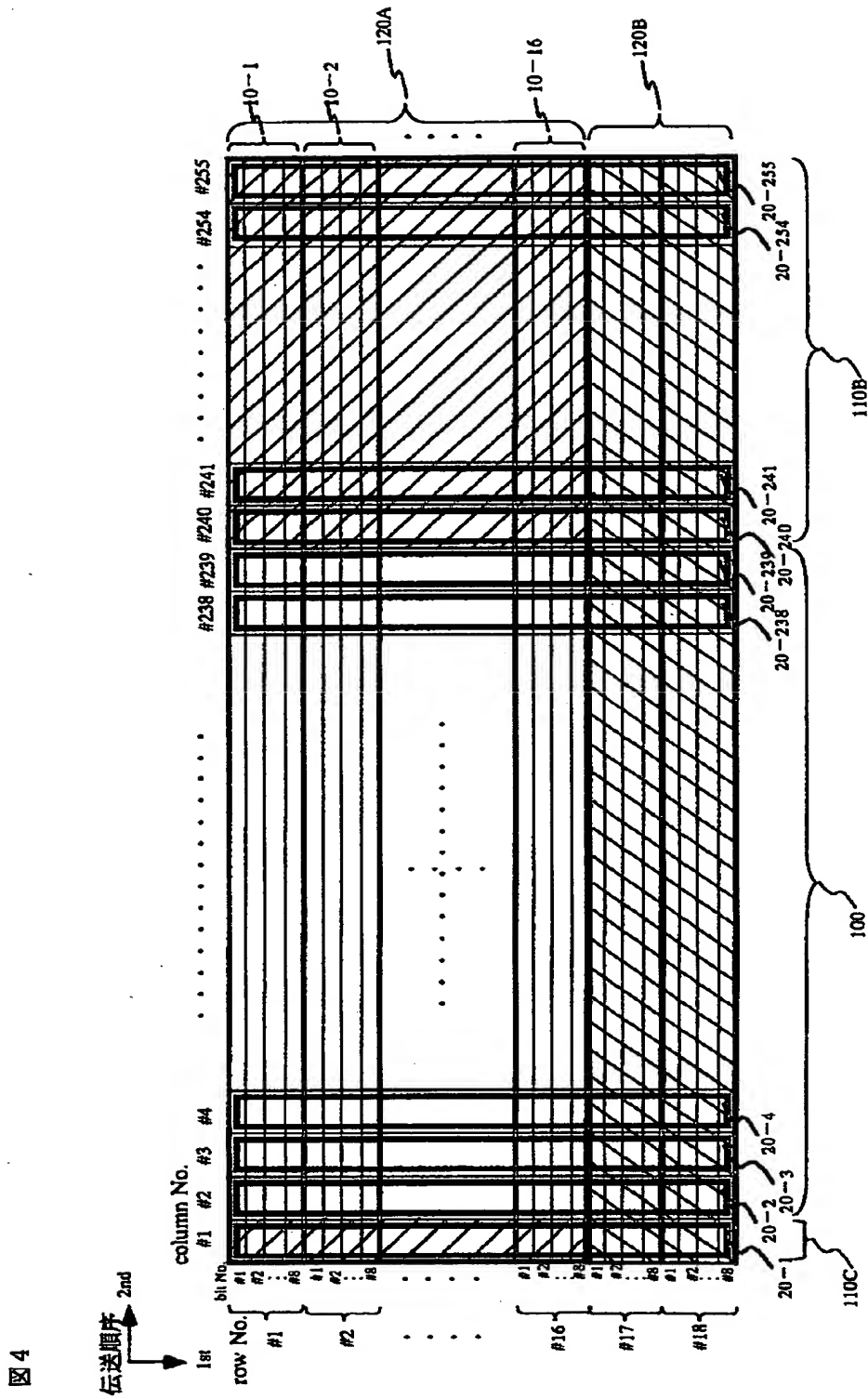
【図 2】



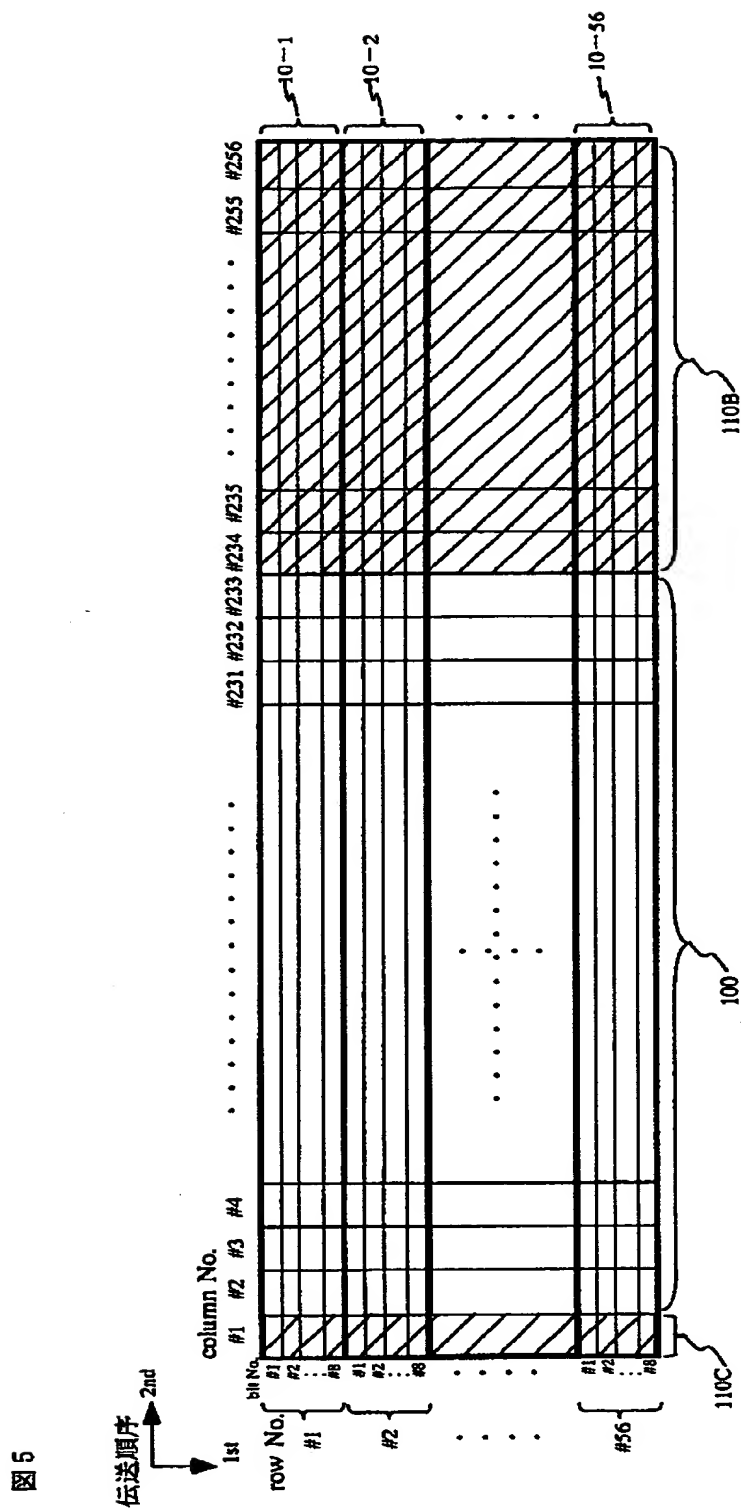
【図 3】



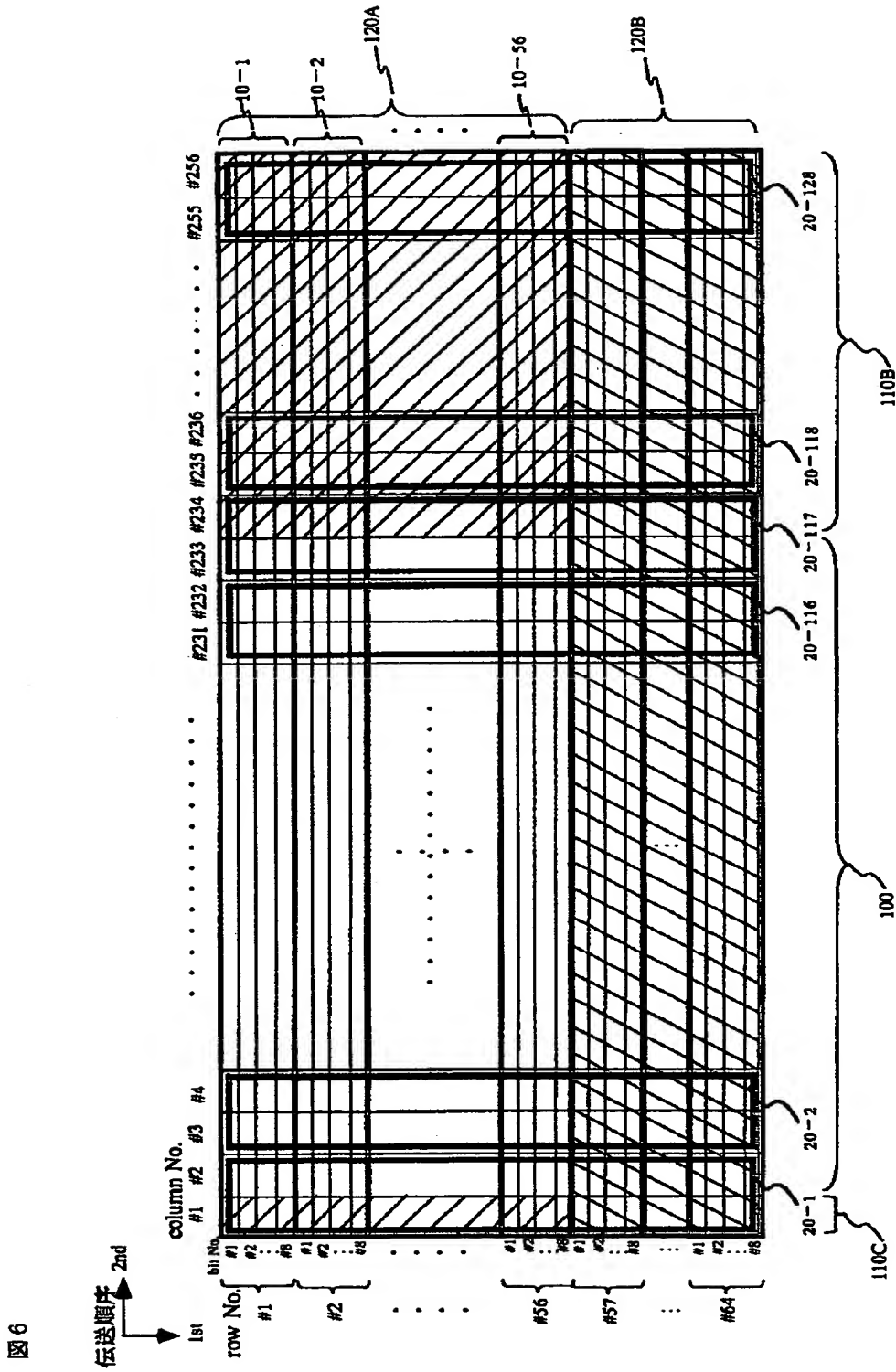
【図 4】



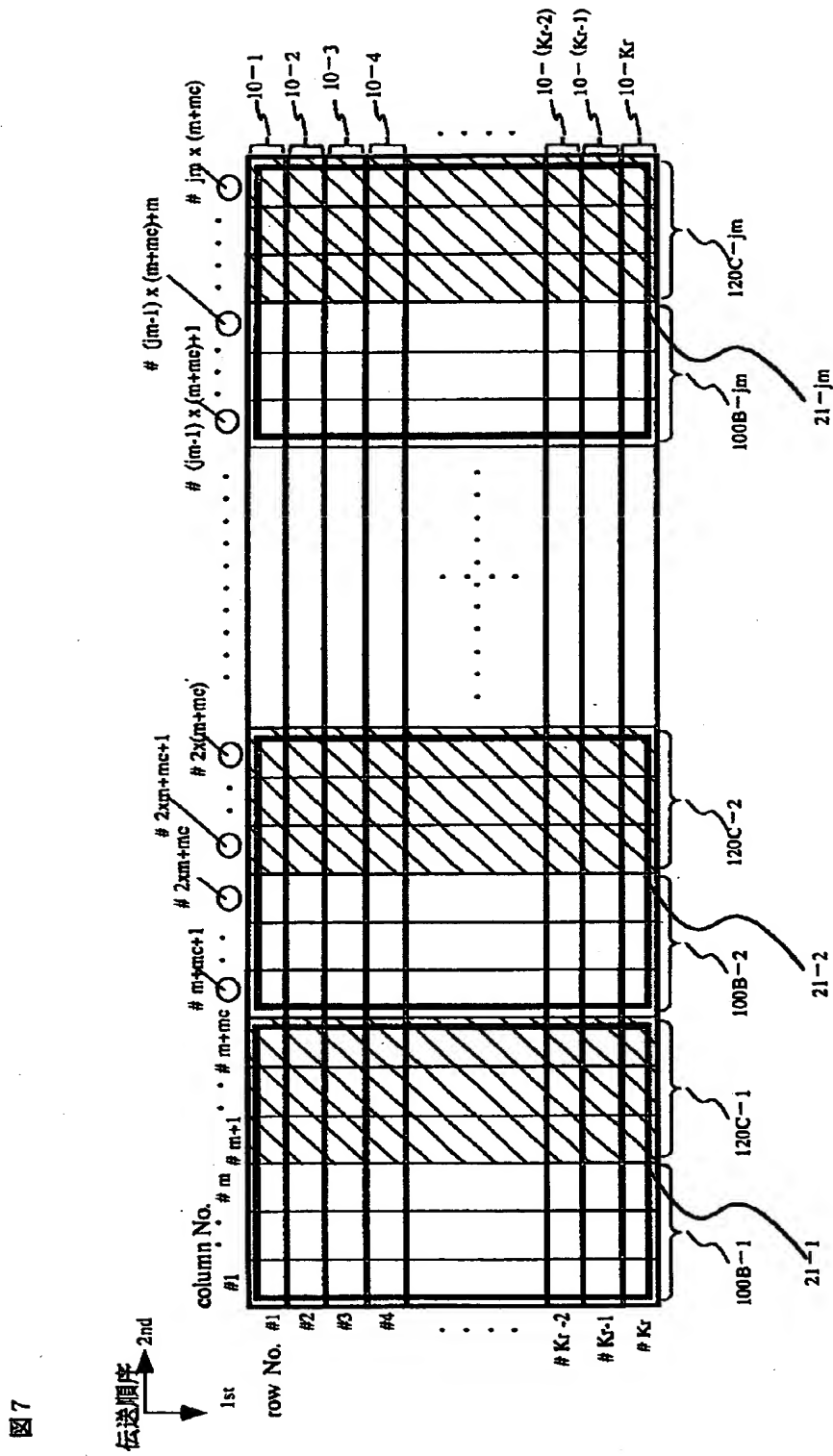
【図 5】



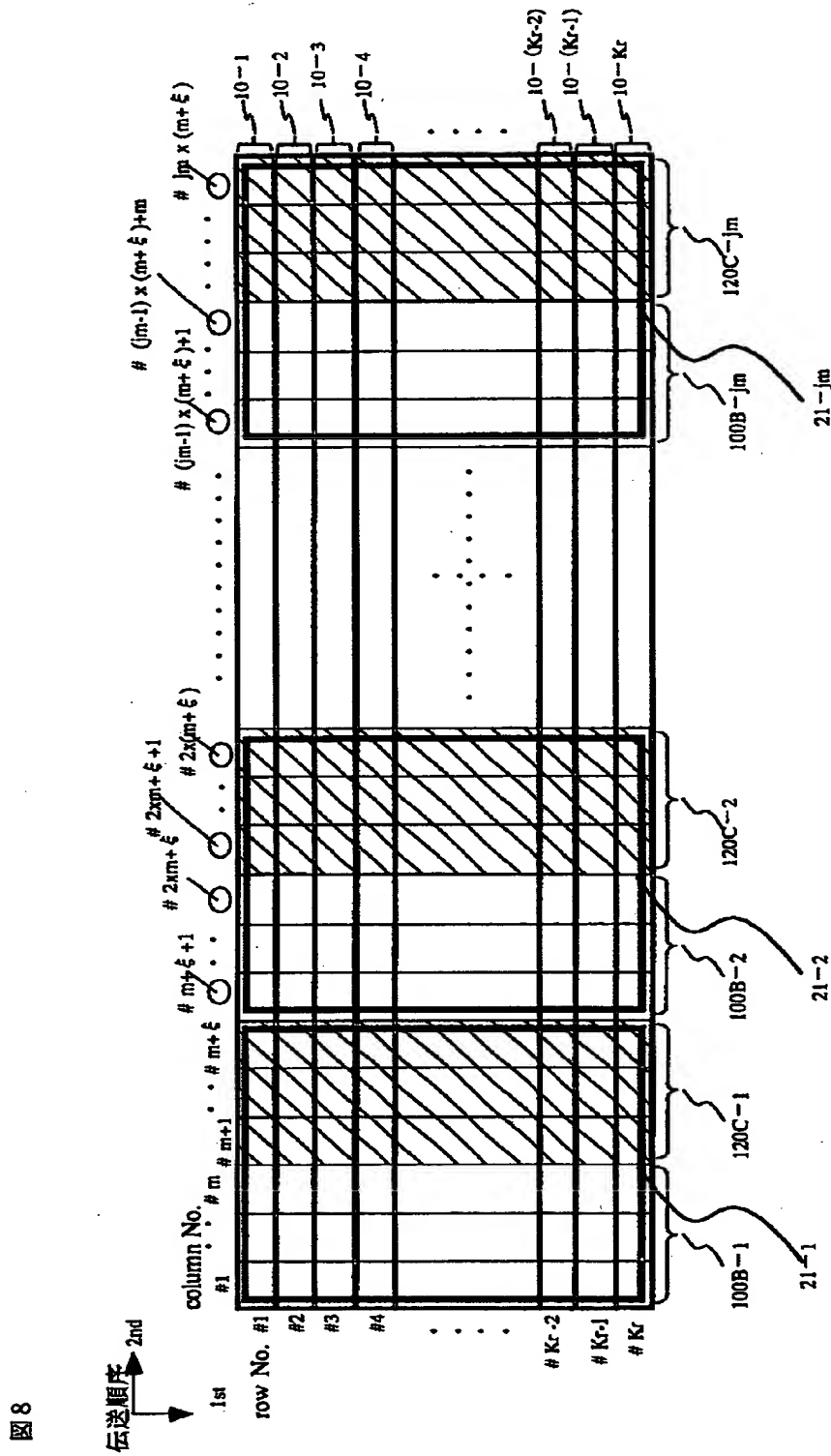
【图 6】



【図 7】



【図8】



【図 9 A】

図 9 A

Nc	Kc	C1 code
256	252	RS-1 code (255,253) or BCH-2 code (2047,2025) on GF(2048)
	248	RS-3 code (255,249) or BCH-5 code (2047,1992) on GF(2048)
	244	RS-5 code (255,245) or BCH-7 code (2047,1970) on GF(2048)
	240	RS-7 code (255,241) or BCH-10 code (2047,1937) on GF(2048)
	238	RS-8 code (255,239) or BCH-12 code (2047,1915) on GF(2048)
	236	RS-9 code (255,237) or BCH-13 code (2047,1904) on GF(2048)
	232	RS-11 code (255,233) or BCH-16 code (2047,1871) on GF(2048)
	228	RS-13 code (255,229) or BCH-19 code (2047,1838) on GF(2048)
	224	RS-15 code (255,225) or BCH-22 code (2047,1805) on GF(2048)
	220	RS-17 code (255,221) or BCH-25 code (2047,1772) on GF(2048)
	216	RS-19 code (255,217) or BCH-28 code (2047,1739) on GF(2048)
	212	RS-21 code (255,213) or BCH-31 code (2047,1706) on GF(2048)
	208	RS-23 code (255,209) or BCH-34 code (2047,1673) on GF(2048)
	204	RS-25 code (255,205) or BCH-37 code (2047,1640) on GF(2048)
	200	RS-27 code (255,201) or BCH-39 code (2047,1618) on GF(2048)
255	240	RS-7 code (255,241) or BCH-10 code (2040,1930) on GF(2048)
	238	RS-8 code (255,239) or BCH-11 code (2040,1919) on GF(2048)
	225	RS-14 code (255,227) or BCH-21 code (2040,1809) on GF(2048)
	221	RS-16 code (255,223) or BCH-24 code (2040,1776) on GF(2048)
	210	RS-22 code (255,211) or BCH-32 code (2040,1688) on GF(2048)
	204	RS-25 code (255,205) or BCH-36 code (2040,1644) on GF(2048)
128	116	RS-5 code (128,118) or BCH-8 code (1023,943) on GF(1024)
	112	RS-7 code (128,114) or BCH-12 code (1023,903) on GF(1024)
	108	RS-9 code (128,110) or BCH-15 code (1023,873) on GF(1024)
	104	RS-11 code (128,106) or BCH-18 code (1023,843) on GF(1024)
	100	RS-13 code (128,102) or BCH-21 code (1023,813) on GF(1024)
64	56	RS-3 code (64,58) or BCH-6 code (511,457) on GF(512)
	54	RS-4 code (64,56) or BCH-8 code (511,439) on GF(512)
	52	RS-5 code (64,54) or BCH-9 code (511,430) on GF(512)
	50	RS-6 code (64,52) or BCH-11 code (511,412) on GF(512)
32	28	RS-1 code (32,30) or BCH-3 code (255,231) on GF(256)
	27	RS-2 code (32,28) or BCH-4 code (255,223) on GF(256)
	26	RS-2 code (32,28) or BCH-5 code (255,215) on GF(256)
	25	RS-3 code (32,26) or BCH-6 code (255,207) on GF(256)
16	15	BCH-1 code (127,120) on GF(128)
	14	BCH-2 code (127,113) on GF(128)

RS: Reed-Solomon code on GF(256)

RS/BCH -x code: x multi errors correcting RS/BCH code

GF: Galois Field

【図 9 B】

図 9 B

Kr	Nr	m	ξ	C2 code
4	5	1	—	BCH-1 code (40,34) on GF(64)
		2	—	RS-1 code (10,8) or BCH-2 code (80,66) on GF(128)
		4	—	RS-2 code (20,16) or BCH-4 code (160,128) on GF(256)
		8	—	RS-4 code (40,32) or BCH-7 code (320,257) on GF(512)
7	8	1	—	BCH-1 code (63,57) on GF(64) or Convolutional code with coding rate of 7/8
		2	—	RS-1 code (16,14) or BCH-2 code (127,113) on GF(128)
		4	—	RS-2 code (32,28) or BCH-3 code (255,231) on GF(256)
		8	—	RS-4 code (64,56) or BCH-7 code (511,448) on GF(512)
8	9	1	—	BCH-1 code (72,65) on GF(128)
		2	—	RS-1 code (18,16) or BCH-2 code (144,128) on GF(256)
		4	—	RS-2 code (36,32) or BCH-3 code (288,261) on GF(512)
		8	—	RS-4 code (72,64) or BCH-6 code (576,516) on GF(1024)
	10	1	—	RS-1 code (10,8) or BCH-2 code (80,66) on GF(128)
		2	—	RS-2 code (20,16) or BCH-4 code (160,128) on GF(256)
		4	—	RS-4 code (40,32) or BCH-7 code (320,257) on GF(512)
		8	—	RS-8 code (80,64) or BCH-12 code (640,520) on GF(1024)
14	15	16	—	RS-8 code (240,224) or BCH-11 code (1920,1799) on GF(2048)
		17	—	RS-8 code (255,239) or BCH-12 code (2040,1908) on GF(2048)
	16	1	—	RS-1 code (16,14) or BCH-2 code (127,113) on GF(128)
		2	—	RS-2 code (32,28) or BCH-3 code (255,231) on GF(256)
		4	—	RS-4 code (64,56) or BCH-7 code (511,448) on GF(512)
		8	—	RS-8 code (128,112) or BCH-12 code (1023,448) on GF(1024)
		16	—	RS-15 code (255,225) or BCH-23 code (2047,1794) on GF(2048)
15	16	1	—	BCH-1 code (127,120) on GF(128)
		2	—	RS-1 code (32,30) or BCH-1 code (255,247) on GF(256)
		4	—	RS-2 code (64,60) or BCH-3 code (511,484) on GF(512)
		8	—	RS-4 code (128,120) or BCH-6 code (1023,963) on GF(1024)
		16	—	RS-7 code (255,241) or BCH-11 code (2047,1926) on GF(2048)
	17	1	—	BCH-1 code (136,128) on GF(256)
		2	—	RS-1 code (34,32) or BCH-1 code (272,263) on GF(512)
		4	—	RS-2 code (68,64) or BCH-3 code (544,514) on GF(1024)
		8	—	RS-4 code (136,128) or BCH-5 code (1088,1033) on GF(2048)
		1	—	RS-1 code (18,16) or BCH-2 code (144,128) on GF(256)
		2	—	RS-2 code (36,32) or BCH-3 code (288,261) on GF(512)
		3	—	RS-3 code (54,48) or BCH-5 code (432,387) on GF(512)
		4	—	RS-4 code (72,64) or BCH-6 code (576,516) on GF(1024)
		8	—	RS-8 code (144,128) or BCH-11 code (1152,1031) on GF(2048)
		14	—	RS-14 code (252,224) or BCH-20 code (2016,1796) on GF(2048)
		1	—	RS-1 code (19,17) or BCH-3 code (152,128) on GF(256)
		2	—	RS-3 code (38,32) or BCH-5 code (304,259) on GF(512)
		4	—	RS-6 code (76,64) or BCH-9 code (608,518) on GF(1024)
		8	—	RS-12 code (152,128) or BCH-17 code (1216,1029) on GF(2048)
a	b	c	—	左記の 4 組で同一符号を適用可能
$a \times \beta$	$b \times \beta$	$c \div \beta$	—	a, b, c : 任意の整数
c	—	a	b	$\beta : c$ を割り切る任意の整数
$c \div \beta$	—	$a \times \beta$	$b \times \beta$	

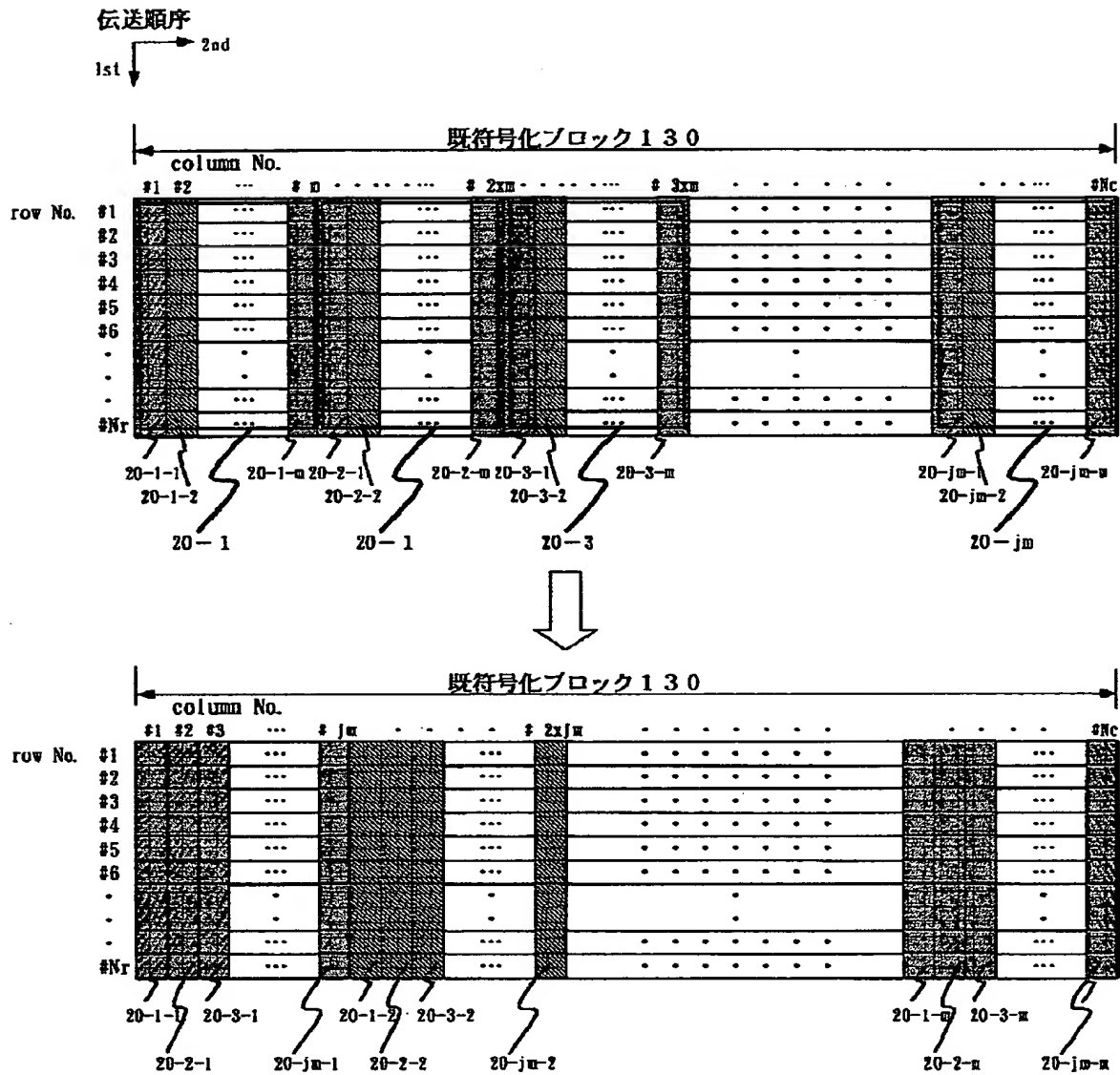
RS: Reed-Solomon code on GF(256)

RS/BCH -x code: x multi errors correcting RS/BCH code

GF: Galois Field

【図 10】

図 10



【図 1 1】

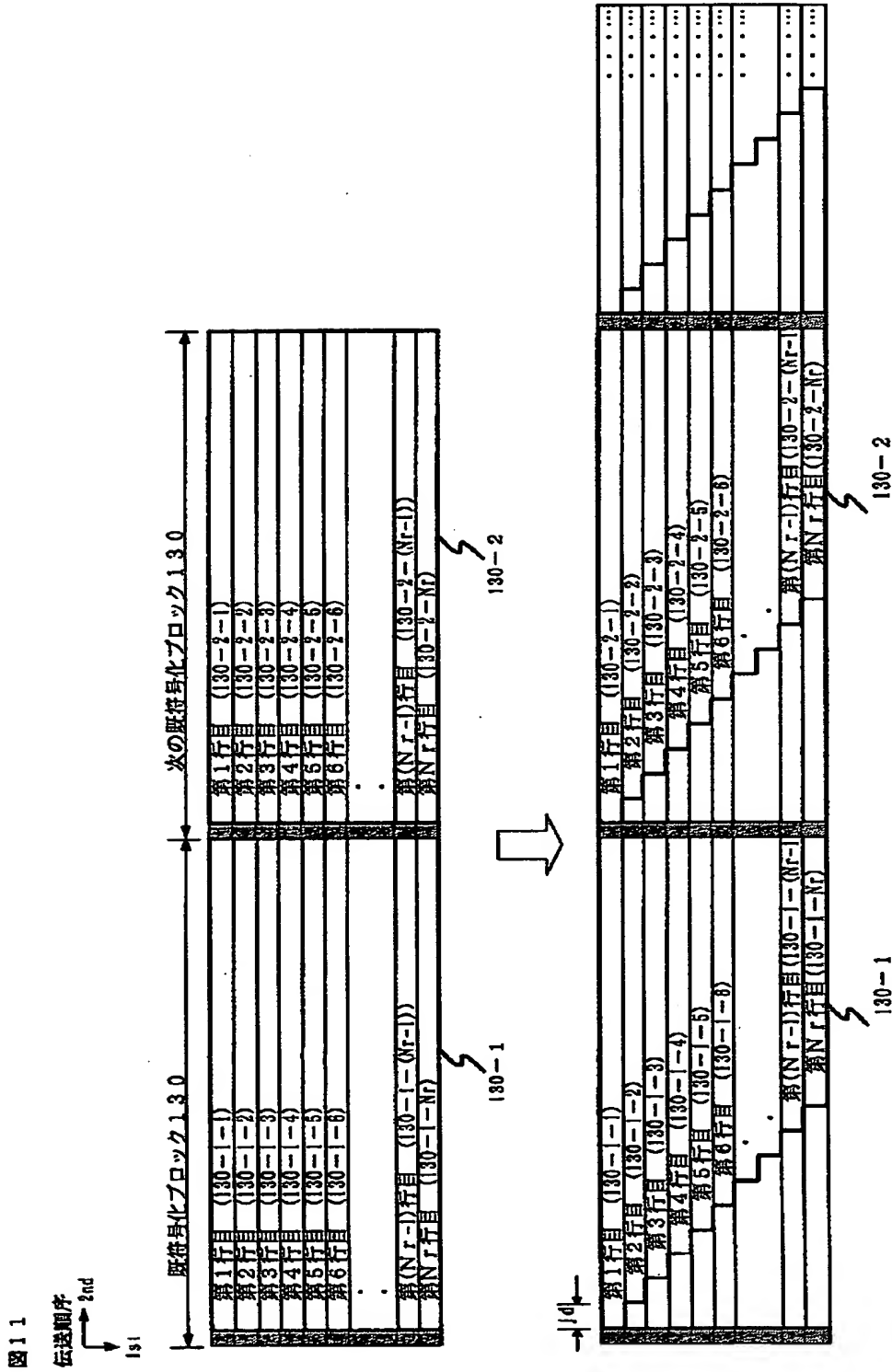


図 : 各々の既符号化ブロック 130 内の第 1 列目位置

【 図 1 2 】

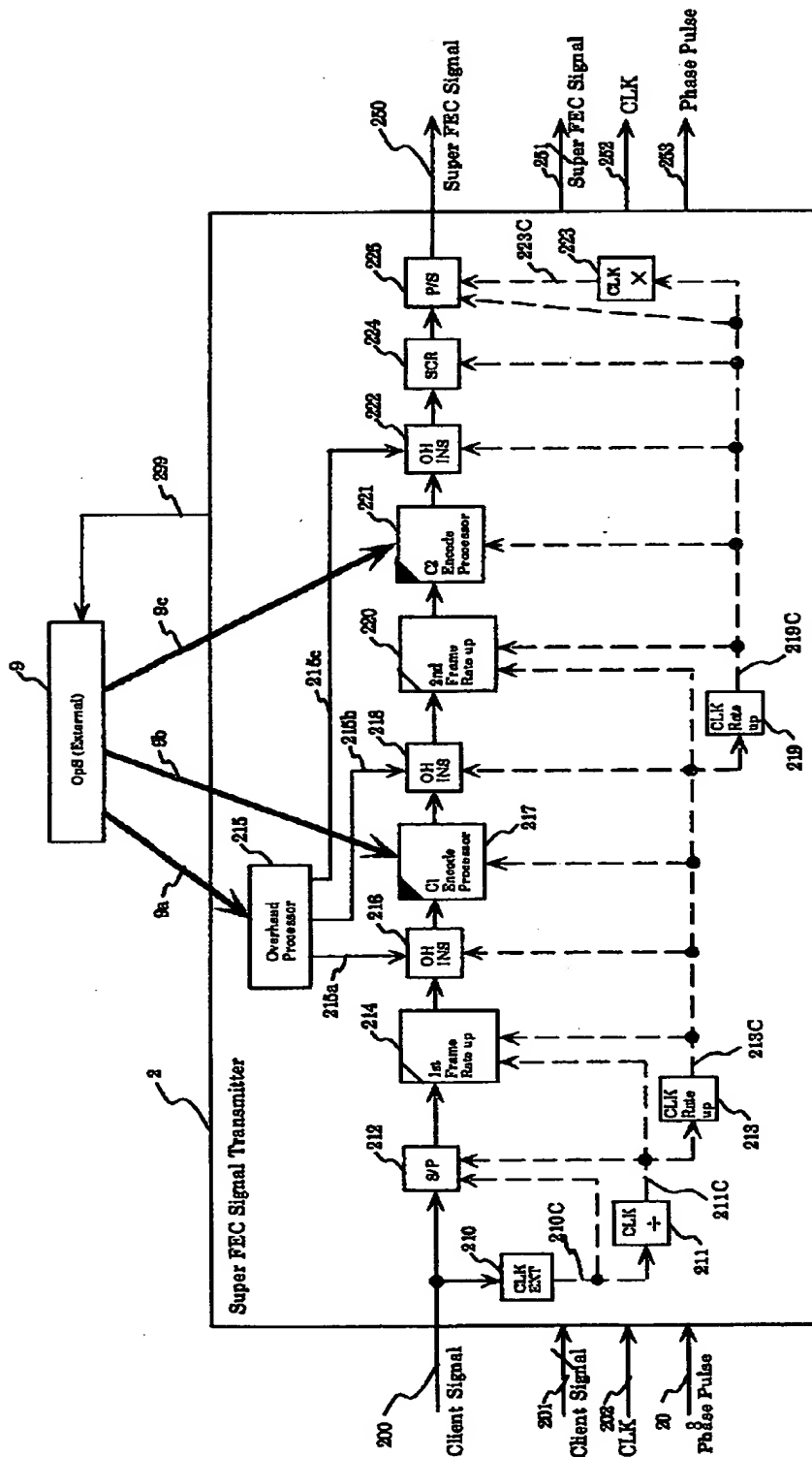
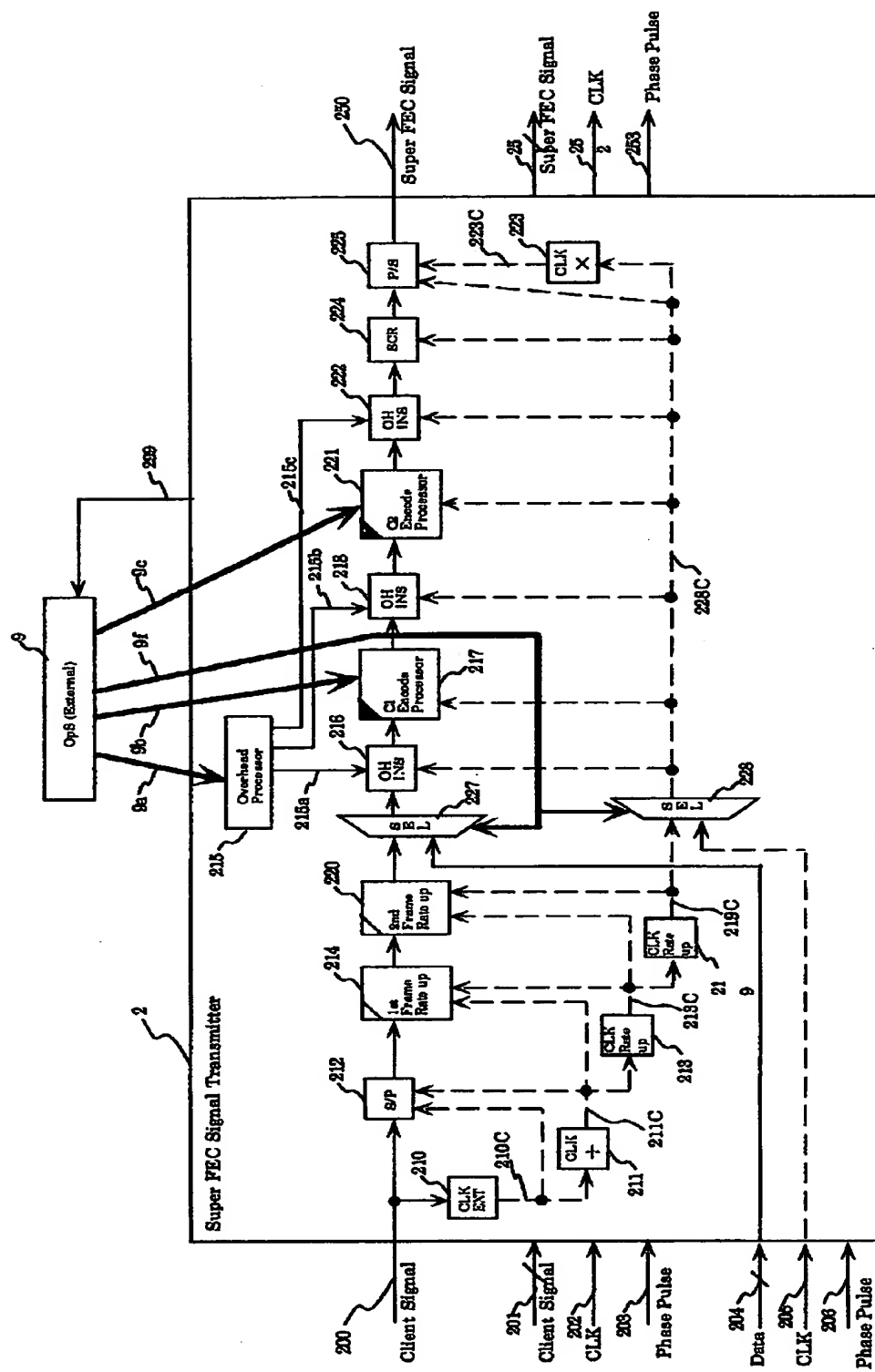


図 1 2

【図 13】



31

【図 14】

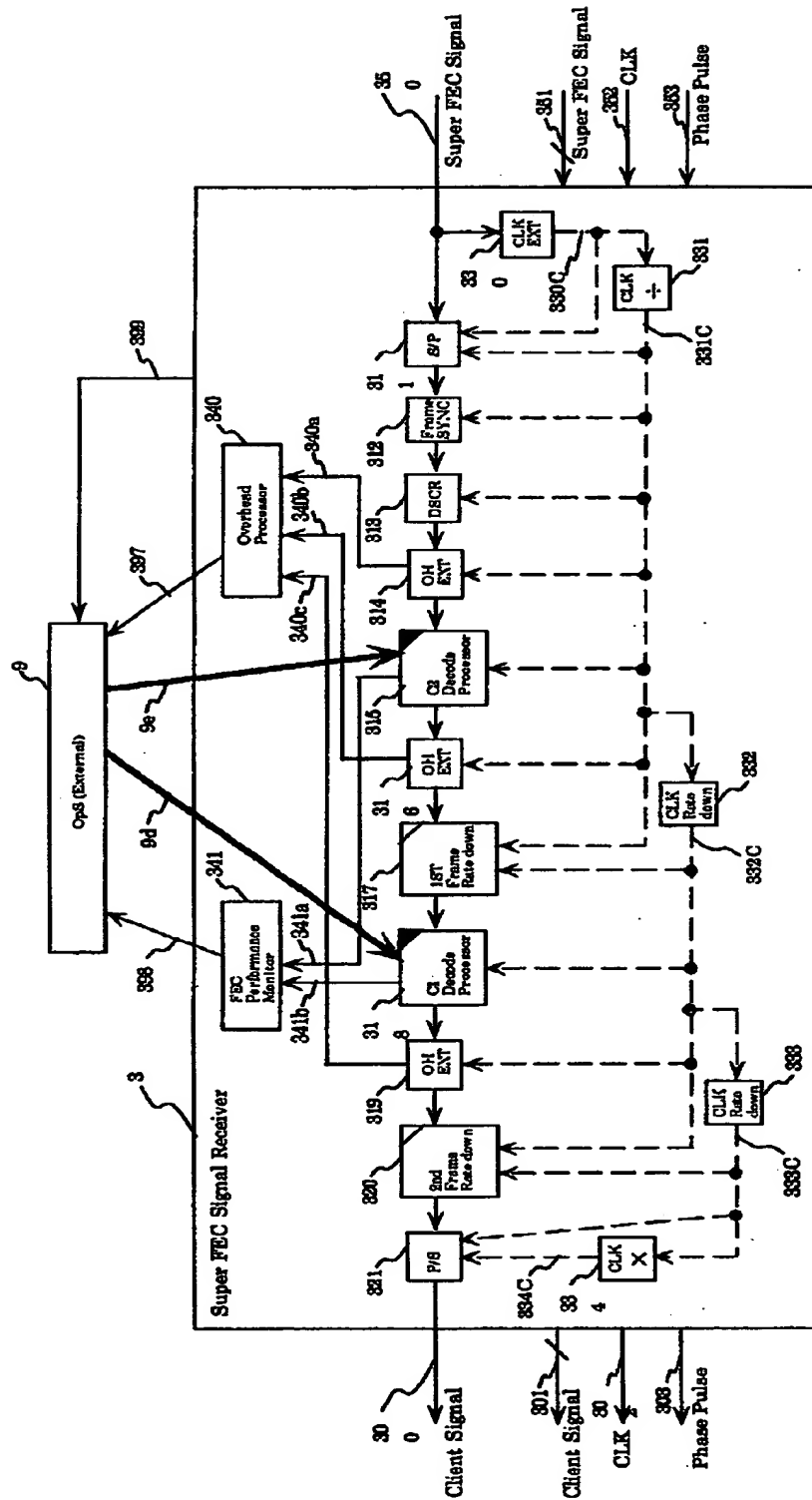
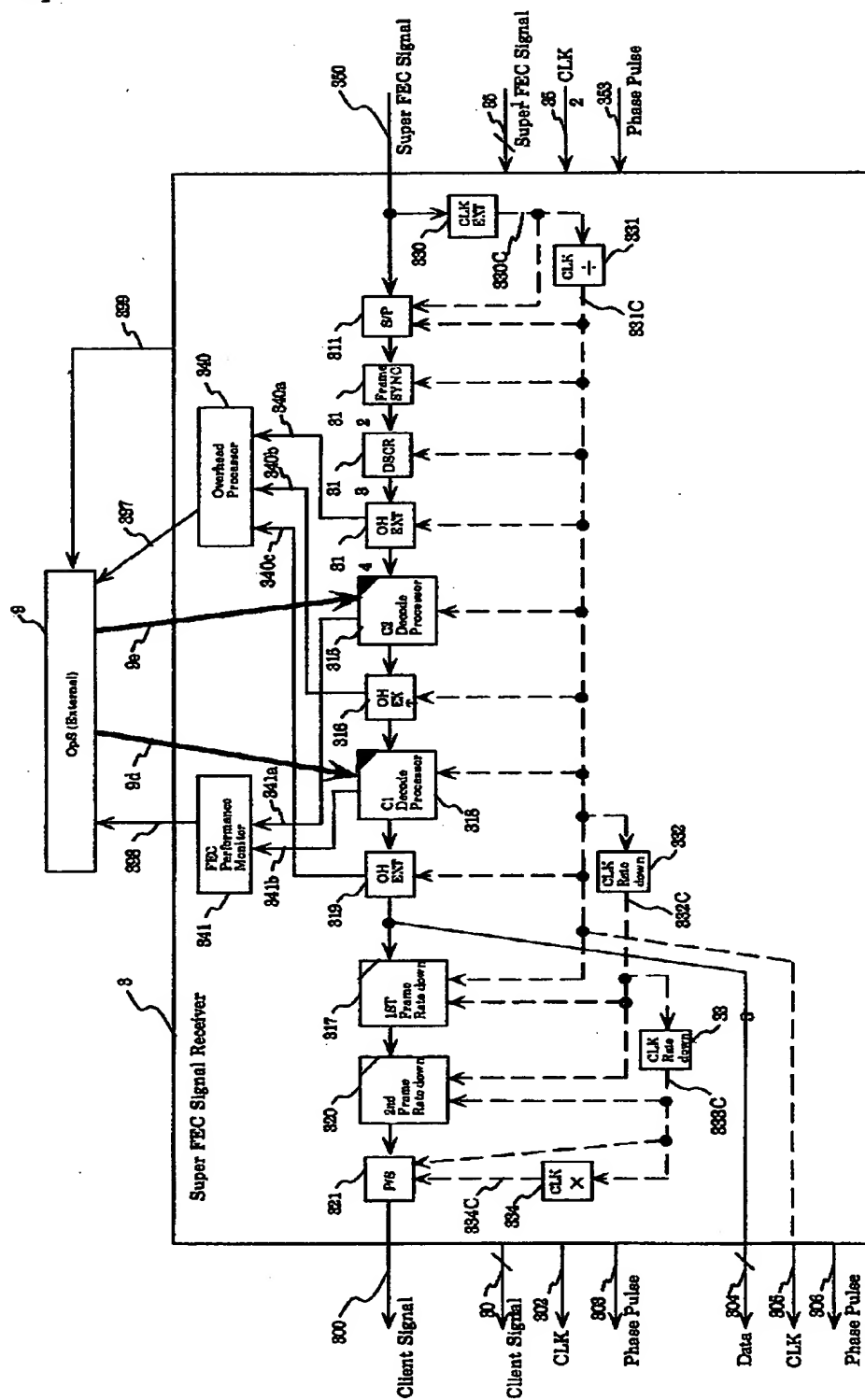


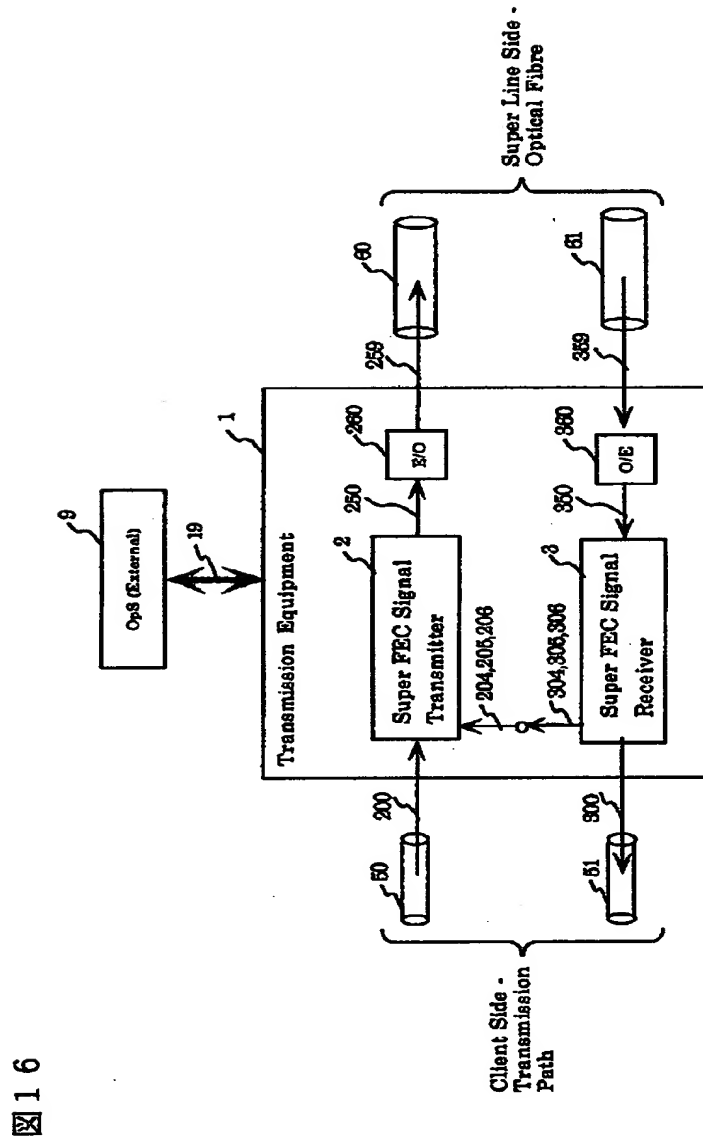
図 14

【图 15】



15

【図 1 6】



【図 1 7】

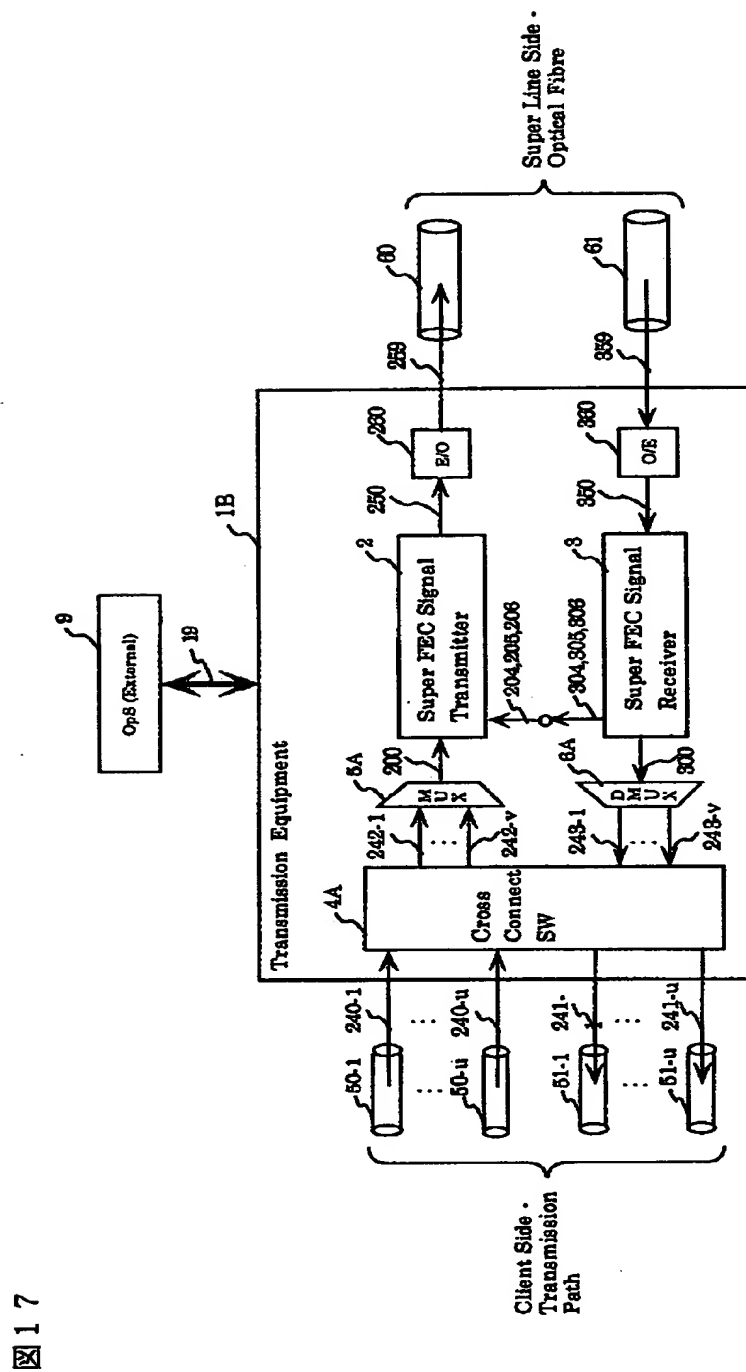


図 1 7

【図 18】

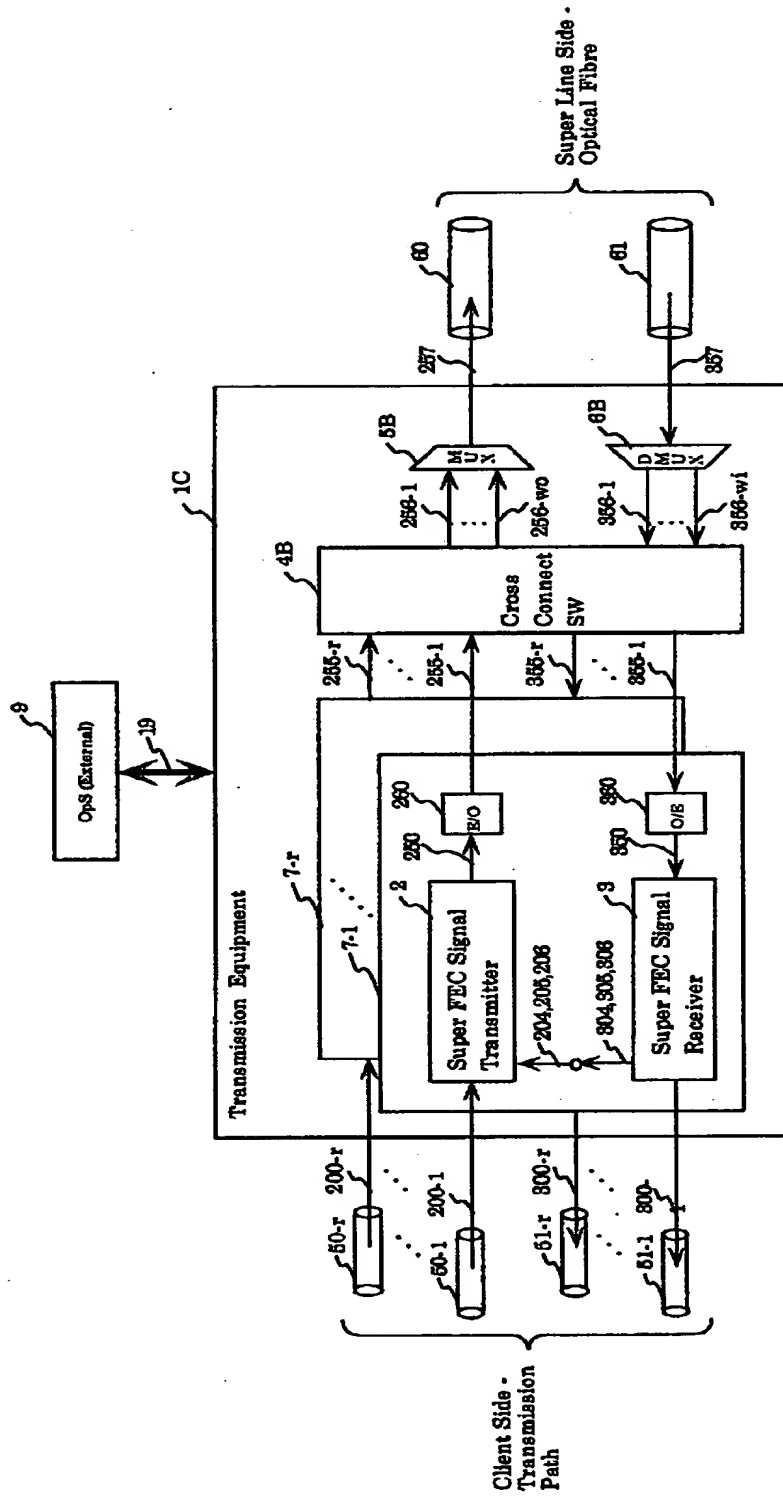


図 18

【図 19】

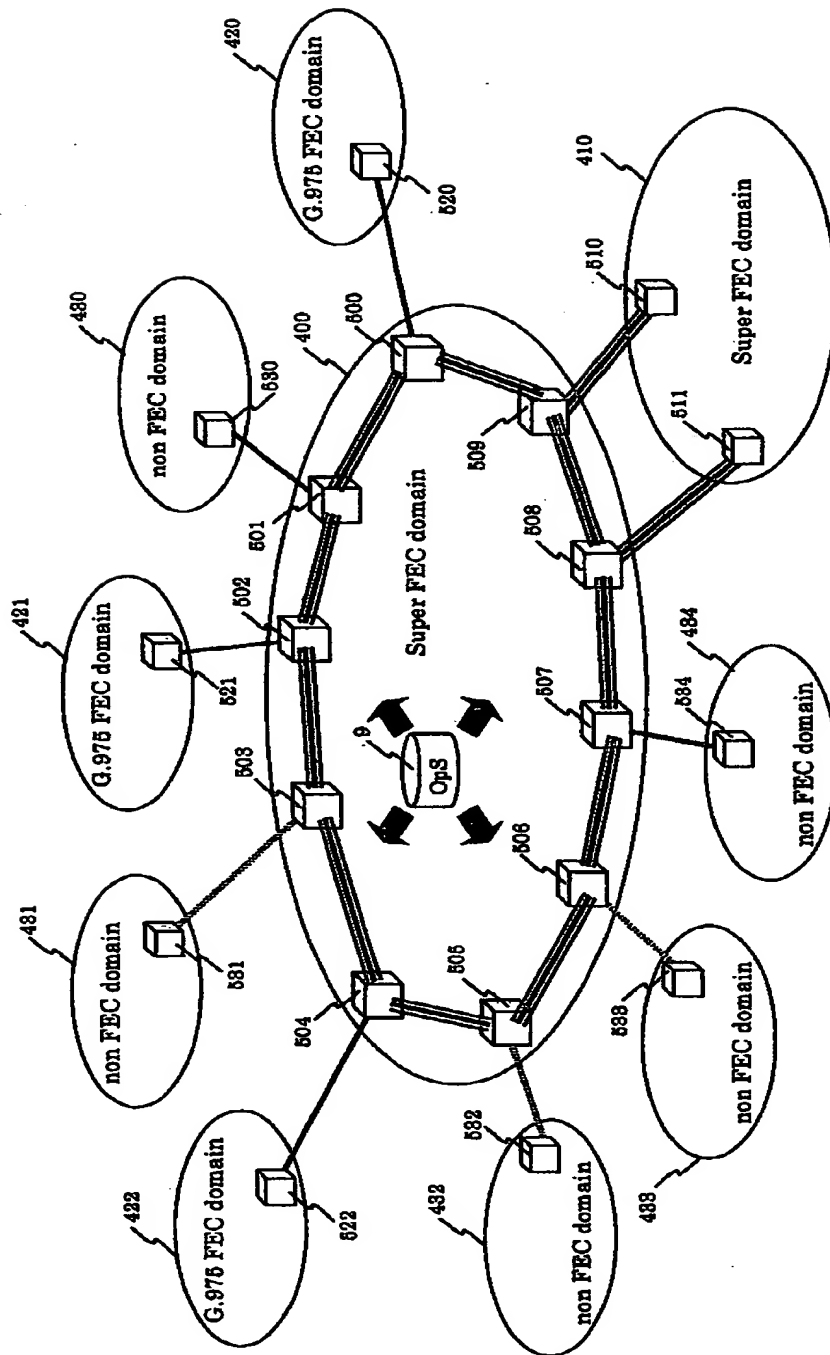
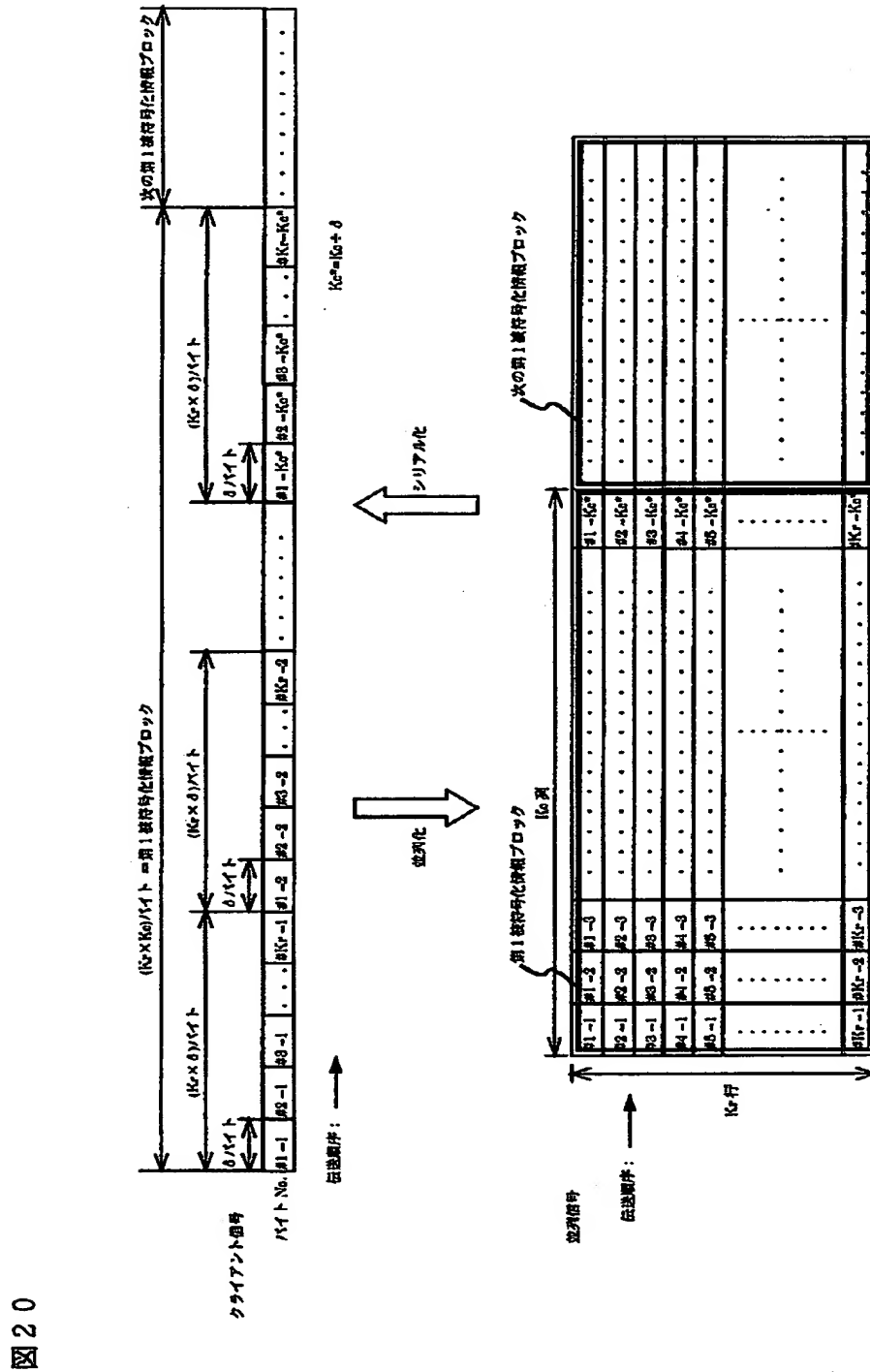
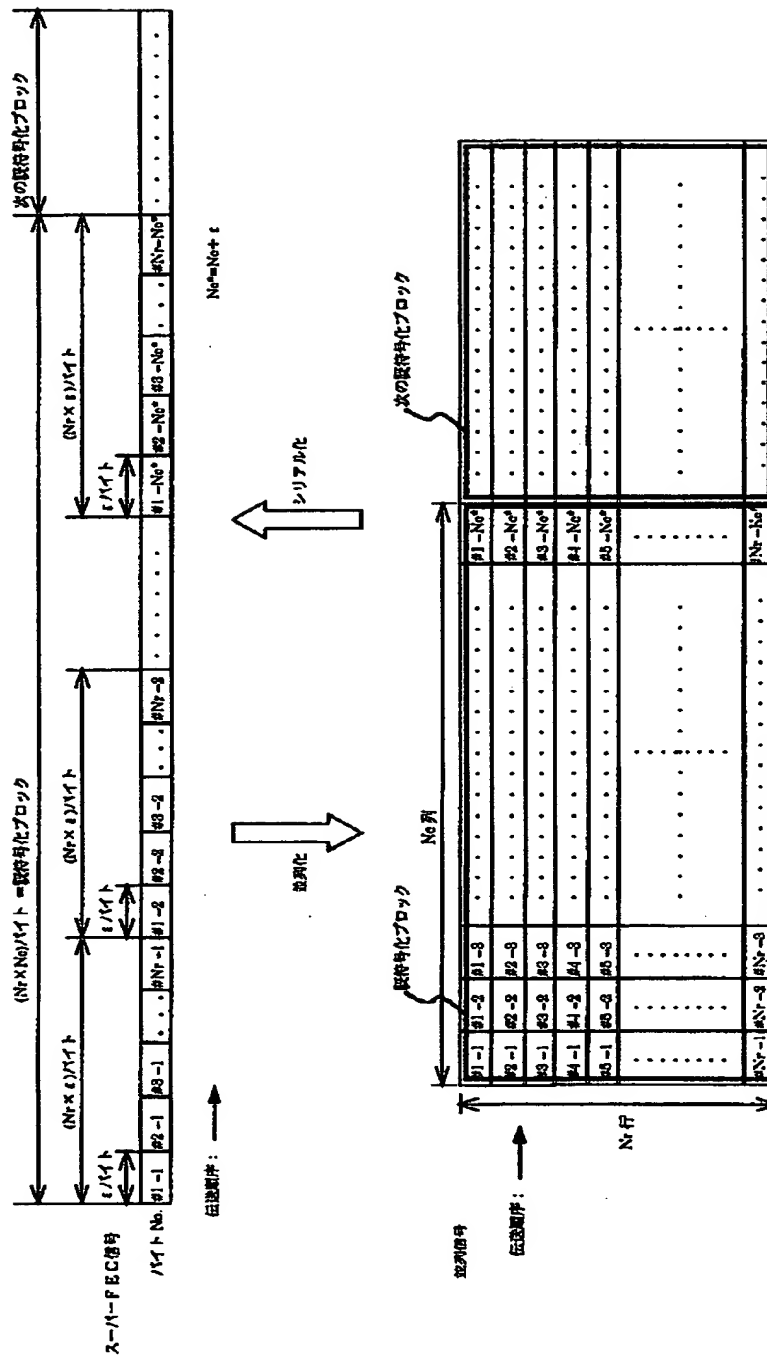


図 19

【図 20】



【図 2 1】



21

【書類名】 要約書

【要約】

【課題】

1 心の光ファイバ中を伝送する光信号の時分割多重度が2倍程度になった際にも、波長多重した際に元の伝送距離を維持し、光信号の中継間隔を4倍に増加させることが可能で、ITU-T勧告G. 975規定の8個エラー訂正リードソロモン符号を導入した既存の伝送網との相互接続性がよく、より高い利得を有するエラー訂正符号の構成方法、これを用いた伝送装置とネットワークを提供する。

【解決手段】

一定のビットレートのクライアント信号をaバイト毎に区切って符号情報ブロックとし、符号情報ブロックとbバイトの空エリアを有し、 c/a の比率が110%以上となるようにビットレートを上昇させてcバイトの符号ブロック3とし、符号ブロック内の符号情報ブロックを、10のマイナス12乗のビットエラーレートに対して6dB以上の符号化利得を有するようにエラー訂正符号化し、そのチェックビットを空エリア内に配置してスーパーFEC信号とした。

【選択図】 図4

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地
氏 名 株式会社日立製作所